


Semiconductor body and process for preparing said semiconductor body.

Patent Number: ☐ EP0469630, A3, B1
Publication date: 1992-02-05
Inventor(s): YONEHARA TAKAO (JP)
Applicant(s): CANON KK (JP)
Requested Patent: CN1061871
Application Number: EP19910113048 19910802
Priority Number(s): JP19900206548 19900803
IPC Classification: H01L21/76; H01L21/20
EC Classification: H01L21/762D20, H01L21/762D8
Equivalents: CA2048339, CN1056940B, DE69133004D, DE69133004T, KR9514609, SG59963,
☐ US5371037
Cited Documents: US3997381; JP55016464

Abstract

A process for preparing a semiconductor member comprises the steps of: forming a member having a non-porous monocrystalline semiconductor region on a porous monocrystalline semiconductor region, bonding the surface of a member of which the surface is constituted of an insulating substance onto the surface of the non-porous monocrystalline semiconductor region, and then removing the porous monocrystalline semiconductor region by etching. 

Data supplied from the esp@cenet database - I2

THE PATENT OFFICE OF THE PEOPLE'S REPUBLIC OF CHINA

Address: 6 Xi Tu Cheng Lu, Haidian, Beijing

Post Code: 100088

Applicant:	CANON KABUSHIKI KAISHA	
Attorney:	FU JIANJUN	
Application No.:	97129782.7	Date of Notification: Date: <u>27</u> Month: <u>06</u> Year: <u>2003</u>
Title of the Invention:	METHOD OF PRODUCING SEMICOUDUCTOR MEMBER AND METHOD OF PRODUCING SOLAR CELL	

Notification of the First Office Action

- 1 ☒ The applicant requested examination as to substance and examination has been carried out on the above-identified patent application for invention under Article 35(1) of the Patent Law of the People's Republic of China(hereinafter referred to as "the Patent Law").
☐ The Chinese Patent Office has decided to examine the application on its own initiative under Article 35(2) of the Patent Law.
- 2 ☒ The applicant claimed priority/priorities based on the application(s):
 filed in JP on 27/12/1996, filed in JP on 27/12/1996,
 filed in _____ on _____, filed in _____ on _____,
 filed in _____ on _____, filed in _____ on _____,
☒ The applicant has provided the priority documents certified by the Patent Office where the priority application(s) was/were filed.
☐ The applicant has not provided the priority documents certified by the Patent Office where the priority application(s) was/were filed and therefore the priority claim(s) is/are deemed not to have been made under Article 30 of the Patent Law.
☐ The application is a PCT continuation.
- 3 ☐ The applicant submitted amendments to the application on _____ and on _____, wherein the amended _____ submitted on _____ and the amended _____ submitted on _____ are not acceptable, because said amendments do not comply with ☐ Article 33 of the Patent Law.
☐ Rule 51 of the Implementing Regulations of the Patent Law.
 The specific reasons why the amendments are not allowable are set forth in the text portion of this Notification.
- 4 ☒ Examination as to substance was directed to the initial application documents as filed.
☐ Examination as to substance was directed to the documents as specified below:
 pages _____ of the description, claims _____ and pages _____ of the drawings submitted on _____,
 pages _____ of the description, claims _____ and pages _____ of the drawings submitted on _____,
 pages _____ of the description, claims _____ and pages _____ of the drawings submitted on _____,
 the abstract submitted on _____, and the figure for the abstract submitted on _____.
- 5 ☐ This Notification is issued without search reports.
☒ This Notification is issued with consideration of the search results.
☒ Below is/are the reference document(s) cited in this Office Action(the reference number(s) will be used throughout the examination procedure):

No.	Number(s) or Title(s) of Reference(s)	Date of Publication (or the filing date of conflicting application)
1	CN1056940C	Date: <u>10</u> Month: <u>6</u> Year: <u>1992</u>
2		Date: __ Month: __ Year: __
3		Date: __ Month: __ Year: __
4		Date: __ Month: __ Year: __

6. Conclusions of the Action:

☒ On the Specification:

- ☐ The subject matter contained in the application is not patentable under Article 5 of the Patent Law.
- ☐ The description does not comply with Article 26 paragraph 3 of the Patent Law.
- ☒ The draft of the description does not comply with Rule 18 of the Implementing Regulations.
- ☒ The draft of the description does not comply with Rule 19 of the Implementing Regulations.

☒ On the Claims:

- ☐ Claim(s) _____ is/are not patentable under Article 25 of the Patent Law.
- ☐ Claim(s) _____ does/do not comply with the definition of inventions prescribed by Rule 2 paragraph 1 of the Implementing Regulations.
- ☒ Claim(s) 1,6 does/do not possess the novelty as required by Article 22 paragraph 2 of the Patent Law.
- ☒ Claim(s) 20 does/do not possess the inventiveness as required by Article 22 paragraph 3 of the Patent Law.
- ☐ Claim(s) _____ does/do not possess the practical applicability as required by Article 22 paragraph 4 of the Patent Law.
- ☒ Claim(s) 2 does/do not comply with Article 26 paragraph 4 of the Patent Law.
- ☒ Claim(s) 21,52,57,68,82,85 does/do not comply with Article 31 paragraph 1 of the Patent Law.
- ☒ Claim(s) 7,13 does/do not comply with the provisions of Rules 20-23 of the Implementing Regulations.
- ☐ Claim(s) _____ does/do not comply with Article 9 of the Patent Law.
- ☐ Claim(s) _____ does/do not comply with the provisions of Rule 12 paragraph 1 of the Implementing Regulations.

7. In view of the conclusions set forth above, the Examiner is of the opinion that:

- ☐ The applicant should make amendments as directed in the text portion of the Notification.
- ☒ The applicant should expound in the response reasons why the application is patentable and make amendments to the application where there are deficiencies as pointed out in the text portion of the Notification, otherwise, the application will not be allowed.
- ☐ The application contains no allowable invention, and therefore, if the applicant fails to submit sufficient reasons to prove that the application does have merits, it will be rejected.
- ☐

8. The followings should be taken into consideration by the applicant in making the response:

- (1) Under Article 37 of the Patent Law, the applicant should respond to the office action within 4 months counting from the date of receipt of the Notification. If, without any justified reason, the time limit is not met, the application shall be deemed to have been withdrawn.
- (2) Any amendments to the application should be in conformity with the provisions of Article 33 of the Patent Law. Substitution pages should be in duplicate and the format of the substitution should be in conformity with the relevant provision contained in "The Examination Guidelines".
- (3) The response to the Notification and/or revision of the application should be mailed to or handed over to the "Reception Division" of the Patent Office, and documents not mailed or handed over to the Reception Divisions have no legal effect.
- (4) Without an appointment, the applicant and/or his agent shall not interview with the Examiner in the Patent Office.




9. This Notification contains a text portion of 2 pages and the following attachments:

- ☒ 1 cited reference(s), totaling 77 pages. ☐

Examination Dept. 9 Examiner: WU XIAODA Seal of the Examination Department

35

中华人民共和国国家知识产权局

邮政编码: 100037 北京阜成门外大街2号8层 中国国际贸易促进委员会专利商标事务所 付建军		 审查员签章	
申请号	97129782.7	部门及通知书类型	9-C
申请人	佳能株式会社		
发明名称	制造半导体构件的方法和制造太阳能电池的方法		
			发文日期 

第一次审查意见通知书

1. ☒ 依申请人提出的实审请求, 根据专利法第 35 条第 1 款的规定, 审查员对上述发明专利申请进行实质审查。

☐ 根据专利法第 35 条第 2 款的规定, 国家知识产权局决定自行对上述发明专利申请进行审查。

2. ☒ 申请人要求以在:

_____ 日本 专利局的申请日 1996 年 12 月 27 日为优先权日,

_____ 日本 专利局的申请日 1996 年 12 月 27 日为优先权日,

_____ 专利局的申请日 _____ 年 _____ 月 _____ 日为优先权日,

_____ 专利局的申请日 _____ 年 _____ 月 _____ 日为优先权日,

_____ 专利局的申请日 _____ 年 _____ 月 _____ 日为优先权日。

☒ 申请人已经提交了经原申请国受理机关证明的第一次提出的在先申请文件的副本。

☐ 申请人尚未提交经原申请国受理机关证明的第一次提出的在先申请文件的副本, 根据专利法第 30 条的规定视为未提出优先权要求。

3. ☐ 申请人于 _____ 年 _____ 月 _____ 日和 _____ 年 _____ 月 _____ 日提交了修改文件。

经审查, 其中: _____ 年 _____ 月 _____ 日提交的 _____ 不能被接受;

_____ 年 _____ 月 _____ 日提交的 _____ 不能被接受;

因为上述修改 ☐ 不符合专利法第 33 条的规定。 ☐ 不符合实施细则第 51 条的规定。

修改不能被接受的具体理由见通知书正文部分。

4. ☒ 审查是针对原始申请文件进行的。

☐ 审查是针对下述申请文件的:

申请日提交的原始申请文件的权利要求第 _____ 项、说明书第 _____ 页、附图第 _____ 页;

_____ 年 _____ 月 _____ 日提交的权利要求第 _____ 项、说明书第 _____ 页、附图第 _____ 页;

_____ 年 _____ 月 _____ 日提交的说明书摘要, _____ 年 _____ 月 _____ 日提交的摘要附图。

5. ☐ 本通知书是在未进行检索的情况下作出的。

☒ 本通知书是在进行了检索的情况下作出的。

☒ 本通知书引用下述对比文献(其编号在今后的审查过程中继续沿用):

回函请寄: 100088 北京市海淀区蓟门桥西土城路 6 号 国家知识产权局专利局受理处收
 2201 2001.7 (注: 凡寄给审查员个人的信函不具有法律效力)

编号	文件号或名称	公开日期
1	CN 1056940 C	1992 年 6 月 10 日
2		年 月 日
3		年 月 日
4		年 月 日

6. 审查的结论性意见:

☒关于说明书:

☐申请的内容属于专利法第 5 条规定的不予授予专利权的范围。

☐说明书不符合专利法第 26 条第 3 款的规定。

☒说明书的撰写不符合实施细则第 18 条的规定。

☒说明书的撰写不符合实施细则第 19 条的规定。

☒关于权利要求书:

☒权利要求 1, 6 不具备专利法第 22 条第 2 款规定的新颖性。

☒权利要求 20 不具备专利法第 22 条第 3 款规定的创造性。

☐权利要求 不具备专利法第 22 条第 4 款规定的实用性。

☐权利要求 属于专利法第 25 条规定的不予授予专利权的范围。

☒权利要求 9 不符合专利法第 26 条第 4 款的规定。

☒权利要求 21, 52, 57, 68, 82, 85 不符合专利法第 31 条第 1 款的规定。

☐权利要求 不符合专利法实施细则第 2 条第 1 款关于发明的定义。

☐权利要求 不符合专利法实施细则第 13 条第 1 款的规定。

☒权利要求 7, 13 不符合专利法实施细则第 20 条至第 23 条的规定。

☐

上述结论性意见的具体分析见本通知书的正文部分。

7. 基于上述结论性意见, 审查员认为:

☐申请人应按照通知书正文部分提出的要求, 对申请文件进行修改。

☒申请人应在意见陈述书中论述其专利申请可以被授予专利权的理由, 并对通知书正文部分中指出的不符合规定之处进行修改, 否则将不能授予专利权。

☐专利申请中没有可以被授予专利权的实质性内容, 如果申请人没有陈述理由或者陈述理由不充分, 其申请将被驳回。

☐

8. 申请人应注意下述事项:

(1) 根据专利法第 37 条的规定, 申请人应在收到本通知书之日起的肆个月内陈述意见, 如果申请人无正当理由逾期不答复, 其申请将被视为撤回。

(2) 申请人对其申请的修改应符合专利法第 33 条的规定, 修改文本应一式两份, 其格式应符合审查指南的有关规定。

(3) 申请人的意见陈述书和/或修改文本应邮寄或递交国家知识产权局专利局受理处, 凡未邮寄或递交给受理处的文件不具备法律效力。

(4) 未经预约, 申请人和/或代理人不得前来国家知识产权局专利局与审查员举行会晤。

9. 本通知书正文部分共有 2 页, 并附有下列附件:

☒引用的对比文件的复印件共 1 份 77 页。

☐

审查 9 部

审查员 吴晓达

审查部门业务专用章

(未加盖审查业务专用章的通知书不具备法律效力)

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁷

[12]发明专利说明书

[21] ZL 专利号 91108569.6

H01L 21/02

H01L 21/20

C30B 25/00 C30B 19/00

92.6.10

PN: 1061870A

[45]授权公告日 2000年9月27日

[11]授权公告号 CN 1056940C

[22]申请日 1991.8.3 [24]颁证日 2000.7.14

[21]申请号 91108569.6

[30]优先权

[32]1990.8.3 [33]JP [31]206548/1990

[73]专利权人 佳能株式会社

地址 日本东京

[72]发明人 米原隆夫

审查员 赵百令

[74]专利代理机构 中国国际贸易促进委员会专利商标事
务所

代理人 范本国

权利要求书 5 页 说明书 69 页 附图页数 7 页

[54]发明名称 半导体部件及其制造方法

[57]摘要

本发明为一种半导体部件的制造方法,其特征在于:

在多孔单晶半导体区域上形成配置了非多孔单晶半
导体区域的部件;

在上述的非多孔单晶半导体表面贴以由绝缘物质构
成的部件的表面,进行表面 贴合之后,用腐蚀法把上述
的多孔单晶半导体区域除掉。

ISSN 1000-8-4274

说明书

半导体部件及其制造方法

本发明涉及半导体部件及其制造方法,更具体地说,涉及适于由介质隔离的或者绝缘体上的单晶半导体制作的电子器件、集成电路的半导体部件及其制造方法。

绝缘体上的单晶硅半导体层的形成,作为S O I 技术已被广泛地公知。在通常制作硅集成电路的体硅基片上达不到很多优点,因为有了利用S O I 技术的器件,使许多研究得以开展。即由于利用S O I 技术,得到了下列等优点:

1. 因易于介质隔离,可实现高集成化、
2. 抗辐射线性能好、
3. 降低了杂散电容,可实现高速度化、
4. 可省去阱的形成工序、
5. 可防止门锁效应、
6. 由于薄膜化,可实现完全耗尽型场效应晶体管。

为了实现如上所述的器件特性上的许多优点,对于S O I 结构的形成方法进行了数十年的研究。其内容可参见例如下列文献:

Special Issue: "Single - crystal silicon on non - single - crystal insulators"; edited by G. W. Cullen, Journal of Crystal Growth, volume 63, no 3, pp 429-590 (1983)。

另外,以前已知用O V D法,在单晶蓝宝石基片上,异质外延硅,形成S O S (Silicon on Sapphire)。该技术作为最成

熟的S O I 技术，虽然取得初步成功，但由于硅层与基底的兰宝石基片界面的晶格不匹配，产生大量的晶体缺陷、来自兰宝石的铝混入硅层，并且基片的价格比什么都贵，因而延迟了大面积化，妨碍了应用的推广。近几年以来，进行了称为不用兰宝石基片实现S O I 结构的尝试。该类实验大体可分以下三类。

(1) 把硅单晶基片表面氧化后，开窗口，露出硅基片的部分表面，将该露出的表面作为籽晶，向横的方向外延生长，在S i O₂ 上形成硅单晶层(此种情况下，在S i O₂ 上伴随着硅层的淀积)。

(2) 把S i 单晶基片本身作为有源层使用，在其下部形成S i O₂，(此种情况，不伴随S i 层的淀积)。

(3) 在S i 单晶基片上进行外延生长S i 之后，再进行绝缘隔离(此方法伴随S i 层的淀积)。

作为上述(1) 的手段，已知有：用C V D 直接横向外延生长单晶层S i 的方法、淀积非晶S i 再热处理，固相横向外延生长方法，将电子束、激光等能量束会聚后照射非晶或多晶S i 层，使之熔融再结晶，在S i O₂ 上生长单晶层的方法，还有用棒状加热器在带状熔区进行扫描(区熔再结晶) 方法。这些方法各有短长，在它的控制性、生产性、均匀性及质量方面存留很多问题，在工业上尚未实用化。例如，用C V D 法要形成平坦薄膜，必需防护氧化，用固相生长法其结晶不好。此外，用能量束退火方法，还存在依据会聚的能量束扫描的处理时间、能量束的重叠情况以及焦点调整等控制性的问题。其中区熔再结晶法，虽处于最成熟、正进行试制较大规模的集成电路，但是诸如点缺陷、线缺陷、面缺陷(亚晶界) 等晶体缺陷，多数依然残存，没有做成少数载流子器件。

不把上述(2)的方法的Si基片作为外延生长的籽晶用的方法，可列举例如以下的方法。

1. 在其表面进行各向异性腐蚀成V型沟的Si单晶基片上形成氧化膜，在该氧化膜上淀积与硅基片厚度相同的多晶Si之后，从Si基片的背面进行研磨，在厚的多晶Si层上形成用V型沟包围的介电隔离的Si单晶区。对于该方法虽结晶性良好，但是在淀积数百微米厚的多晶Si的工艺和从背面研磨单晶Si基片，只留下隔离的Si有源层的工艺中，还有控制性与生产性等问题。

2. 称为SIMOX (Separation by ion-implanted oxygen) 方法的是在Si单晶基片中，用氧的离子注入，形成SiO₂层的方法，为使与Si工艺配合性好，现在它是最成熟的方法之一。但是，为了形成SiO₂层，必须注入 10^{18} 离子/cm²的氧离子，注入时间长，虽称不上生产性高，而且片子的成本高。还留下许多结晶缺陷，从工业上看，没有达到能制作少数载流子器件的好的质量。

3. 由多孔硅氧化的介质隔离，形成SOI结构的方法。该方法是在P型硅单晶基片表面，进行质子离子注入(今井等, J. Crystal Growth, Vol 63, 547 (1983))，或者用外延生长并刻图，形成岛状的N形Si层，用在HF溶液中的阳极化方法，从表面包围硅岛，仅仅使P型硅基片本身进行多孔化之后，用加速氧化，使N型Si岛进行介质隔离的方法。在器件工艺之前，就要决定被隔离的Si区域，该方法存在限制器件设计的自由度的问题。

关于上述(3)的方法，特开昭55-16464号公报上记载

了，在P型Si片上形成N型单晶Si层，在其设置含N型杂质的氧化物的玻璃层，将该玻璃层与另一个硅片上设置的含有N型杂质的氧化物的玻璃层经热处理，贴合在一起的工艺过程。并且，在该贴合工艺过程中，依次把P型Si片多孔化之后，将该多孔层氧化，用腐蚀法将多孔层除掉，形成SOI结构。

另外，在特许申请公告53-45675号公报中，公开了一种把硅单晶片多孔化之后，使其氧化，将多孔硅层高阻抗化。在该多孔硅层上形成单晶硅层，将单晶Si层的一部分多孔化并高阻化以将单晶Si区域包围起来，使单晶Si区域被隔离开。

这些公报记载的方法，无论哪个方法都含有把多孔层氧化的工艺过程，因多孔层经氧化而膨胀，单晶硅层将受到变形的影响，未必能在绝缘体形成稳定的优质单晶Si层。

本发明的目的在于，提供能解决上述问题以及上述要求的半导体部件及其制造方法。

还有，本发明的另一个目的在于，提供在绝缘体上具有其结晶性与单晶片媲美的单晶层的半导体，以及提供在生产性、均匀性、控制性及经济性等方面也是优良的方法。

本发明的进一步的目的在于，在制造SOI结构的大规模集成电路的时候，为代替高价的SOS、SIMOX等，提供具有能满足优质特性的半导体部件，及其时间短、经济性好的制造方法。

本发明上述以外的目的在于提供一种半导体部件的制造方法，其特征是：在多孔单晶半导体区域上形成配置了非多孔单晶半导体区域的部件；在上述的非多孔单晶半导体表面贴以由绝缘物质构成的部件的表面，进行表面贴合之后；用腐蚀法把上述的多孔单晶半导体区域

除掉。

图 1 至图 13 是示意表示本发明的半导体部件的制造方法工序例子的示意图。

本发明的半导体部件的优点如下。

本发明的半导体部件的特征是，具有在多孔单晶半导体区域上配置了非多孔单晶半导体区域的第 1 部件，和

在前述非多孔单晶半导体区域的表面上贴合了由绝缘物质构成的表面的第 2 部件。

另一个特征是，具有在多孔单晶半导体区域上依次配置了非多孔单晶半导体区域，用绝缘物质构成的区域的第 1 部件，

在前述绝缘物质的表面通过由绝缘物质构成的区域贴合了的第 2 部件。

另一个特征是在由绝缘物质构成的区域上，配置了非多孔硅单晶半导体区域的半导体部件，在前述非多孔硅单晶半导体区域中，过渡缺陷密度在 $2 \times 10^4 / \text{cm}^2$ 以下，载流子寿命为 5×10^{-4} 秒以上。

另一个特征是在由绝缘物质构成的区域上，配置了非多孔单晶半导体区域的半导体部件，

在前述非多孔硅单晶半导体区域中，过渡缺陷密度在 $2 \times 10^{-4} / \text{cm}^2$ 以下，载流子的寿命为 5×10^{-4} 秒以上，而且，前述硅单晶半导体区域的厚度的最大值与最小值之差是前述最大值的 1% 以下。

本发明的半导体部件的制造方法的优点如下。

本发明的半导体部件的制造方法之特征是，在多孔单晶半导体区域上，形成配置了非多孔单晶半导体区域的部件，

在前述非多孔单晶半导体区域的表面，把该表面用绝缘物质构成

的表面贴合之后，

用腐蚀法，把前述多孔单晶半导体区域除去。

另一个特征是，在多孔单晶半导体区域上，形成配置了非多孔单晶半导体区域的部件。

在前述部件的非多孔层单晶半导体这一侧，形成由绝缘物质构成的区域之后，

在由上述绝缘物质构成的区域的表面上贴以由绝缘物质构成的部件的表面，进行表面贴合，用腐蚀法，把前述多孔单晶半导体区域除掉。

另一个特征是包括

一步把非多孔单晶半导体部件进行多孔化，形成多孔单晶半导体区域的工艺，

一步在该多孔单晶半导体区域上，形成非多孔单晶半导体区域的工艺，以及

一步在该非多孔层单晶半导体区域的表面上，贴以由绝缘物质构成的部件，进行表面贴合的工艺；

一步用腐蚀法，将前述多孔单晶半导体区域除去的工艺。

另一个特征还在于具有下列步骤：

将非多孔单晶半导体部件多孔化而形成多孔单晶半导体区域的步骤

在该多孔单晶半导体区域上形成非多孔单晶半导体区域的步骤

在该非多孔单晶半导体区域这一侧形成由绝缘材料构成的区域的步骤

在该绝缘材料构成的区域的表面上，贴以由绝缘材料构成的部件

的表面，进行表面贴合的步骤；

用蚀刻的方法除去上述多孔单晶半导体区域的步骤。

另一个特征还在于具有下列步骤：

将第 1 非多孔单晶半导体区域部分地多孔化而形成多孔单晶半导体区域，以及第 2 非多孔单晶半导体区域的步骤；

在该多孔单晶半导体区域上形成第 3 非多孔单晶半导体区域的步骤；

在该第 3 非多孔单晶半导体区域的表面上贴以由绝缘材料构成的部件的表面，进行表面贴合的步骤；

用磨削的方法除去上述第 2 非多孔单晶半导体，用蚀刻的方法除去上述多孔单晶半导体区域的步骤。

另一个特征还在于具有下列步骤：

将第 1 非多孔单晶半导体区域的一部分多孔化而形成多孔单晶半导体区域和第 2 非多孔单晶半导体区域的步骤；

在该多孔单晶半导体区域上形成第 3 非多孔单晶半导体区域的步骤；

在该第 3 非多孔单晶半导体区域这一侧形成由绝缘材料构成的区域的步骤；

在该绝缘材料构成的区域的表面上，贴以由绝缘材料构成的部件的表面，进行表面贴合的步骤；

用磨削的方法除去上述第 2 非多孔单晶半导体，用蚀刻的方法除去上述多孔单晶半导体区域的步骤。

另一个特征还在于具有下列步骤：

在第 1 导电型的第 1 单晶半导体区域上，形成第 2 导电型的第 2

单晶半导体区域的步骤。

将上述第1单晶半导体区域多孔化而形成多孔单晶半导体区域的步骤。

在上述第2单晶半导体区域的表面上，贴以由绝缘材料构成的部件的表面，进行表面贴合的步骤。

用蚀刻的方法除去上述多孔半导体区域的步骤。

另一个特征还在于具有下列步骤：

在第1导电型的第1单晶半导体区域上，形成第2导电型的第2单晶半导体区域的步骤。

将上述第1单晶半导体区域多孔化而形成多孔单晶半导体区域的步骤。

在上述第2单晶半导体区域这一侧，形成由绝缘材料构成的区域的步骤。

在上述绝缘材料构成的区域的表面上，贴以由绝缘材料构成的部件的表面，进行表面贴合的步骤。

用蚀刻的方法除去上述多孔单晶半导体区域的步骤。

本发明的半导体部件，在绝缘体上的单晶半导体区域，其载流子寿命长，缺陷极少，膜厚的均匀性好。适用于各种半导体器件。此外，本发明的半导体部件能够快速响应，可适用于高可靠性的半导体器件。而且，本发明的半导体部件足以替代昂贵的SOS和SIMOX。

本发明的半导体部件的制造方法，可在绝缘体上获得其结晶性与单晶片一样好的Si结晶层，提供了具有良好的生产性、均匀性、可控性和经济性的方法。

进一步地，依本发明的半导体部件的制造方法，可以实现传统的

SOI器件的优点，并能提供可应用的半导体部件的制造方法。

还有，依本发明的半导体部件的制造方法，在制造SOI结构的大规模集成电路时，可以提供足以替代昂贵的SOS和SIMOX的半导体部件的制造方法。

本发明的半导体部件的制造方法正如具体的实施例所叙述的那样，可以使处理时间短、效率高、其生产性和经济性也是理想的。

下面，以硅作半导体材料为例，具体说明本发明，但本发明的半导体材料决不仅仅局限于硅。

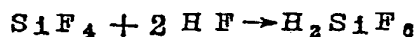
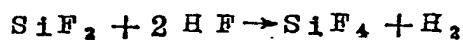
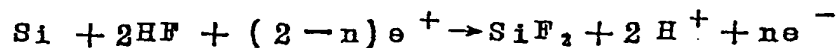
若通过电子显微镜观察，多孔硅层具有平均直径为 800 \AA 的孔，其密度与单晶硅相比，虽然不到一半，但能保持单晶性。所谓单晶，是就固体晶体而言，在任意晶轴方向观察，试样的每个部分的方向都是相同的，虽然本发明中使用的多孔层带有孔，但是结晶区域的晶轴在各个部分的方向都是相同的，是单晶。而且，在多孔层上，可以外延生长单晶Si层。但是，温度超过 1000°C 时，位于内部孔周围的原子则重新排列，破坏了快速蚀刻的特性。因此，本发明中，Si层的外延生长过程最适合采用分子束外延生长法、等离子体化学汽相沉积法、低压汽相沉积法、光化学汽相沉积法、偏置溅射法、液相生长法等可以低温生长的晶体生长法。

由于多孔层内部形成了大量的空隙，因此其密度能减少到一半以下。结果，由于单位体积的平均表面积（比表面积）显著地增大，而使其化学蚀刻的速度与通常的非多孔单晶层的蚀刻速度相比大大地加快了。本发明利用上述多孔化的半导体的两个特性，即：保持单晶性，在上述多孔化的半导体基体上外延生长出非多孔半导体单晶，以及与非多孔单晶相比其蚀刻速度明显地快，本发明能够在短时间内在具有

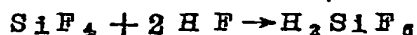
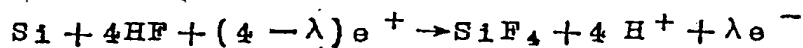
绝缘性材料表面的基体上形成高质量的非多孔半导体单晶层。

由于下述原因，在P型Si层上比在N型Si层上容易形成多孔层。首先，多孔Si于1956年由Uhler等半导体电解抛光的研究过程中被发现(A. Uhler, Bell. Syst. Tech. J., Vol. 35, P. 333 (1956))。

海上(ウナガミ)等报告了对已阳极化的Si的溶解反应的研究(T. Unagami: J. Electrochem. Soc., Vol. 127, P. 476 (1980)), 在HF溶液中的Si的阳极反应，空穴是必要的，这种反应如下：



或者：



这里， e^+ 和 e^- 分别表示空穴和电子。而n和λ分别为溶解1个硅原子所需要的空穴数，当满足 $n > 2$ 或 $\lambda > 4$ 的条件时，便形成多孔硅。

如上所述，具有空穴的P型硅与特性相反的N型硅相比更容易多孔化。关于这种多孔，已由长野等以及今井(イマイ)证实了选择性(长野、中岛、安野、大中、梶原，电子通信学会技术研究报告，Vol. 79, SSD 79-9549 (1979))、(K. Imai, Solid-state Electronics, Vol. 24, 159 (1981))。但是，根据给定的条件，N型硅也能够多孔化。

下面参照附图具体地说明本发明。

实施范例 1:

说明将P型基片全部多孔化，外延生长单晶层而得到半导体基片的方法。

如图1A所示，首先，预备P型Si单晶基片，将其全部多孔化。利用上述可低温生长的结晶生长法，在多孔化了的基片表面上进行外延生长，形成薄膜单晶层22。通过用HF溶液阳极化的方法，使上述P型Si基片多孔化。与单晶Si的密度 2.33 g/cm^3 相比，这个多孔Si层21在HF溶液浓度为50~20%时，其密度在 $1.1\sim 0.6\text{ g/cm}^3$ 的范围内变化。

其次，如图1B所示，再预备一个Si基片23，其表面形成一氧化层24，然后，将Si基片23上的这个氧化层24的表面与多孔Si基片21上的单晶Si层22的表面进行贴合。再如图1C所示，将多孔Si基片21全部蚀刻掉，在 SiO_2 层24上剩下薄膜化的单晶硅层22。由于本发明中没有在多孔半导体层上进行氧化处理，且多孔半导体层被蚀刻掉，因此，可避免了多孔半导体层的氧化膨胀，可避免了外延生长的单晶层的变形的影响。依这种方法，在绝缘的氧化硅层24上，使晶片的整个区域上，大面积地形成平坦、均匀的其结晶性与硅晶片相同的薄膜化的单晶硅层22。这样得到的半导体基片适合用来制作被绝缘隔开的电子元件。

这里，为了使上述半导体单晶层形成薄膜半导体器件，多孔半导体基片上形成的非多孔半导体晶层的厚度最好在 $50\text{ }\mu\text{m}$ 以下，在 $20\text{ }\mu\text{m}$ 以下更好。

而且，上述非多孔半导体单晶和具有绝缘材料表面的基片进行贴

合的过程最好在氮气、惰性气体及其混合气体的气氛中，或者在含有惰性气体和氮气的气体气氛中进行，在加热状态下进行更好。

在具有绝缘材料表面的基片上贴合的上述非多孔半导体单晶层保留下来，用来选择蚀刻上述多孔化了的半导体基片的蚀刻液是例如氢氧化钠水溶液、氢氧化钾水溶液、氟酸—硝酸—醋酸混合溶液等蚀刻液。

还有，本发明可用的具有绝缘材料的基片至少其表面由绝缘材料组成，或者，基片全部由绝缘材料组成也行。其表面由绝缘材料组成的基片的实例有：表面氧化了的单晶或多晶硅基片、导体或半导体在其表面上形成有氧化物、氮化物、硼化物等绝缘材料层的基片等。而且，全部由绝缘材料组成的基片的具体实例有：石英玻璃、烧结氧化铝等绝缘材料构成的基片。

可是，在本实施例1中，以在多孔半导体基片上形成非多孔半导体单晶层为例加以说明，但本发明不仅仅局限于实施例1的情形，通过对由难以多孔化的材料（例如N型硅）构成的单晶层和容易多孔化的材料（例如P型硅）构成的单晶层所构成的基片进行多孔化处理，也可以形成具有非多孔半导体单晶层的多孔半导体基片。

而且，在蚀刻除去多孔半导体基片的步骤中，为了使具有非多孔半导体单晶层和绝缘材料表面的基片不因蚀刻而受到坏的影响，可以在腐蚀时，将该基片的除多孔半导体基片之外的其它部分都覆盖抗蚀刻液的防护材料。

这样形成的绝缘物上的非多孔单晶层，就载流子寿命而言，可达到 5×10^{-4} 秒以上，与SIMOX中的半导体单晶层相比，其贯通过渡等结晶缺陷明显地少，同时，半导体单晶层的厚度变化极小。

具体地说，过渡缺陷密度为 $2 \times 10^4 / \text{cm}^2$ 以下，当半导体单晶层表面的面积在 $20 \text{ cm}^2 \sim 500 \text{ cm}^2$ (2吋晶片—10吋晶片 (インチウエハー)) 的范围内时，半导体单晶层的厚度的最大值与最小值之差与最大值之比可控制在 10% 以下。

下面给出了其它实施范例。

实施范例 2:

下面参照图 2 A — 2 D 详细叙述实施范例 2。

首先，如图 2 A 所示的那样，通过任意一种薄膜生长法进行外延生长，形成低杂质浓度层 1 2 2。或者，从 P 型 Si 单晶基片 1 2 1 的表面离子注入质子，形成 N 型单结晶层 1 2 2。

其次，如图 2 B 所示的那样，用 HF 溶液对单晶基片 1 2 1 的背面进行阳极化处理，使其转变成多孔 Si 基片 1 2 3。与单晶 Si 的密度 2.33 g/cm^3 相比，当 HF 溶液的浓度在 50%~20% 的范围内变化时，这种多孔 Si 层 1 2 3 的密度可在 $1.1 \sim 0.6 \text{ g/cm}^3$ 的范围内变化。如上所述，这个多孔层成为 P 型基片。

如图 2 C 所示，再预备一个 Si 基片 1 2 4，在其表面形成氧化层 1 2 5 之后，将 Si 基片 1 2 4 上的这个氧化层 1 2 5 的表面与多孔 Si 基片 1 2 3 上的单晶 Si 层 1 2 2 的表面进行贴合。

然后，将多孔 Si 基片全部蚀刻掉，在 SiO_2 层 1 2 5 上留下薄膜化的单晶硅层 1 2 2，形成半导体基片。

依据这种方法，在绝缘的氧化层 1 2 5 上，使晶片的整个区域上，大面积地形成平坦、均匀的单晶硅薄层 1 2 2，其结晶性与硅晶片相同。

这样制成的半导体基片适合用来制作被绝缘隔离的电子元件。

上述实施例2是下述方法的一个例子，即，在进行多孔化之前，在P型半导体上形成N型层，其后，通过阳极化，仅仅选择地将P型基片多孔化。按照本实施例也能制成其性能与实施例1相同的半导体单晶层的半导体基片。

实施例3

如图3A所示，首先，预备P型单晶Si基片，将其全部多孔化。通过任意一种生长法，在多孔化的基片表面上进行外延生长，形成薄膜单晶层12。

如图3B所示，再预备一个Si基片13，在其表面形成氧化层14以后，将Si基片上的氧化层14的表面与多孔Si基片11上的单晶层12的表面进行贴合。

其次，如图3B所示，将贴合在一起的两块硅晶片整体上覆盖Si₃N₄层15，将其作为抗蚀刻膜。然后，如图3C所示，将多孔硅基片表面上的Si₃N₄层除去。也可以用阿皮松封蜡来代替Si₃N₄作另外一种蚀刻防护膜材料。其后，将多孔Si基片11全部蚀刻掉，在SiO₂层14上剩下单晶硅薄膜层12，从而形成了半导体基片。

图3C表示根据本发明所制成的半导体基片。即，除去了图3B中用来作为蚀刻防护膜的Si₃N₄层15，在Si基片13上，通过绝缘的SiO₂层14，使晶片的整个区域上，大面积地形成平坦、均匀的单晶Si薄层12，其结晶性与硅晶片相同。这样制成的半导体基片可适合用来制作被绝缘隔开的电子元件。按照本实施例所制成的半导体基片，其半导体单晶层具有与实施例1同样的性能。

实施范例4

下面参照图4A—4D详细叙述本发明的实施范例4。

首先，如图4A所示的那样，通过任意一种薄膜生长法进行外延生长，形成低杂质浓度层112。或者，从P型Si单晶基片111的表面离子注入质子，形成N形单晶层112。

其次，如图4B所示的那样，用HF溶液从P型Si单晶基片111的背面阳极化，使其转变成多孔Si基片113。与单晶Si的密度 2.33 g/cm^3 相比，当HF溶液的浓度在50~20%的范围内变化时，这种多孔Si层113的密度可在 $1.1\sim0.6\text{ g/cm}^3$ 的范围内变化。如上所述，这个多孔层113是由P型基片形成的。

如图4C所示，再预备一个Si基片114，将其表面形成氧化层115之后，将Si基片114上的氧化层115的表面与多孔Si基片113上的单晶Si层112的表面进行贴合。

这里，如图4C所示，在贴合在一起的两块硅晶片整体上覆盖Si₃N₄层116，将其作为蚀刻防护膜。其后，如图4C所示的那样，将多孔硅基片表面上的Si₃N₄层除去。也可以用阿皮松封蜡等耐蚀刻性能优异的材料来代替Si₃N₄作另一种蚀刻防护膜。其后，将多孔Si基片113全部蚀刻掉，在SiO₂层115上剩下单晶硅薄膜层112，从而形成了半导体基片。图4D表示根据本发明所制成的具有半导体层的基片，即，除掉了图4C所示的作蚀刻防护膜的Si₃N₄层116，在绝缘的SiO₂层115上，使晶片的整个区域上大面积地形成平坦、均匀的单晶Si薄层112，其结晶性与硅晶片相同。

这样制成的半导体基片没有因蚀刻而受到坏的影响，可适合用来制作绝缘隔开的电子元件。而且，按照本实施方式所制成的半导体基片，其性能与实施范例 1 的半导体基片一样。

实施范例 5

如图 5 A 所示，首先，预备 P 型 Si 单晶基片，将其完全多孔化。利用任意一种生长法，在多孔化的基片表面上进行外延生长，形成薄膜单晶层 3 2。

如图 5 B 所示，再预备一个 Si 基片 3 3，将其表面形成氧化层 3 4 以后，将 Si 基片 3 3 上的该氧化层 3 4 的表面与多孔 Si 基片 3 1 上的单晶层 3 2 上形成的氧化层 3 6 的表面进行贴合。这个贴合过程是将洗净的表面彼此粘合起来，其后，在惰性气体气氛中或者在氮气气氛中加热而进行的。而且，为了降低作为最终有源层的非多孔单晶层 3 2 的界面能级，而形成了氧化层 3 4。如图 5 B 所示，在贴合在一起的两块硅晶片整体上覆盖 Si₃N₄ 层 3 5 作蚀刻保护膜。其后，如图 5 C 所示，将多孔硅基片 3 1 的表面上的 Si₃N₄ 层 3 5 除去。也可以用阿比松滑脂等来代替 Si₃N₄ 作另一种蚀刻保护膜材料。此后，将多孔 Si 基片 3 1 全部蚀刻掉，在 SiO₂ 层上剩下单晶硅薄膜层 3 2，从而形成了半导体基片。

图 5 C 表示根据本发明所制成的具有半导体层的基片，即，除去图 5 B 所示的用作蚀刻保护膜的 Si₃N₄ 层 3 5，在 Si 基片 3 3 上，通过 SiO₂ 层 3 4、3 6，使晶片的整个区域上大面积地形成平坦、均匀并且其结晶性与硅晶片相同的单晶 Si 薄层 3 2。这样制成的半导体基片可适合用来制作绝缘隔开的电子元件。而且，按照本实施范例所制成的半导体基片，其性能与实施范例 1 的半导体基片一样。

实施例 6

下面参照图 6 A — 6 D 详细叙述本发明的实施例 6。

首先，如图 6 A 所示的那样，利用任意一种薄膜生长法进行外延生长而形成低杂质浓度层 132，或者，从 P 型 Si 单晶基片 131 的表面离子注入质子而形成 N 形单晶层 132。

其次，如图 6 B 所示的那样，用 HF 溶液从 P 型 Si 单晶基片 131 的背面阳极化，使其转变成多孔 Si 基片 133。与单晶 Si 的密度 2.33 g/cm^3 相比，当 HF 溶液浓度在 50 ~ 20% 范围内变化时，这种多孔 Si 层 133 的密度可在 $1.1 \sim 0.6 \text{ g/cm}^3$ 的范围内变化。如上所述，这个多孔层是由 P 型基片形成的。

如图 6 C 所示，再预备一块基片 134，在其表面形成氧化层之后，将 Si 基片 134 上的该氧化层 135 与多孔 Si 基片 133 上的单晶 Si 层 132 上形成的氧化层 137 的表面进行贴合。

其后，在贴合在一起的两块硅晶片的整体上覆盖 Si_3N_4 层 136 作蚀刻防护层 136。然后，如图 6 C 所示，将多孔硅基片 133 表面上的 Si_3N_4 层 136 除去。再利用化学方法将多孔 Si 基片蚀刻掉，在 SiO_2 层 135、137 上剩下单晶硅薄膜层，从而形成了半导体基片。

这样制成的半导体基片，各层间的粘合性能好，可适合用来制作绝缘隔开的电子元件。而且，按照本实施例制成的半导体基片，其性能与实施例 1 的基片一样。

实施例 7

如图 7 A 所示，首先，预备 P 型 Si 单晶基片，将其全部多孔化。用任意一种生长法在多孔化了的基片的表面上进行外延生长，形成薄

膜单晶层42。如图7B所示,再预备一块Si基片43,在其表面形成氧化层44以后,将Si基片43上的上述氧化层44的表面与多孔Si基片41上的单晶Si层42上形成的氧化层45的表面进行贴合。这个贴合过程是将洗净的表面彼此粘合起来,其后,在惰性气体气氛中或者在氮气气氛中加热而进行的。而且,为了降低作为最终半导体有源层的单晶层42的界面能级,而形成了氧化层44。如图7C所示,将多孔Si基片41全部蚀刻掉,在SiO₂层44、45上剩下单晶硅薄膜层,从而形成了半导体基片。图7C表示根据本发明所制成的半导体基片。

在Si基片43上,通过SiO₂层44、45,在晶片的整个区域上大面积地形成平坦、均匀的单晶硅薄膜层42,性能与硅晶片相同。这样制得的半导体基片可适合用来制作绝缘隔开的电子元件。而且,按照本实施例制成的半导体基片,其性能与实施例1的基片一样。

实施例8

下面参照图8A—8D详细叙述本发明的实施例8。

首先,如图8A所示的那样,用任意一种生长法进行外延生长,形成低杂质浓度层142。或者,从P型Si单晶基片141的表面离子注入质子,形成N型单晶层142。

其次,如图8B所示的那样,用HF溶液从P型Si单晶基片背面阳极化,使其转变成多孔Si基片143。与单晶Si的密度 2.33 g/cm^3 相比,当HF溶液的浓度在50~20%范围内变化时,这个多孔Si层143的密度可在 $1.1\sim0.6\text{ g/cm}^3$ 的范围内变化。如上所述,这个多孔层是由P型基片141形成的。

如图8C所示,再预备一个Si基片144,在其表面形成氧化

层145之后，将Si基片144的上述氧化层145与多孔Si基片143上的单晶Si层142上形成的氧化层146的表面进行贴合。

其后，用化学方法将多孔硅基片全部蚀刻掉，在SiO₂层145、146上剩下单晶硅薄膜层，从而形成了半导体基片。

图8D表示根据本发明制成的半导体基片。在Si基片144上，通过SiO₂层145、146，使晶片的整个区域上大面积地形成平坦、均匀的单晶硅薄层142，该层142的结晶性与硅晶片一样。

这样制成的半导体基片可适合用来制作绝缘隔开的电子元件。而且，按照本实施例制成的半导体基片，其性能与实施例1的基片一样。

实施例9

如图9(A)所示，首先制备P型单晶Si基片，将其全部多孔化。采用各种生长方法，在多孔化基片51的表面上进行外延生长，从而形成单晶薄膜层52。

如图9(B)所示，准备如以玻璃为代表的透光性基片53，把该透光性基片53贴合在多孔Si基片51上的单晶Si层52表面。

这里，如图9(B)所示，对已贴合的二块基片整体进行覆盖淀积Si₃N₄层54，作为防腐蚀膜54。然后，如图9(C)所示，除去多孔硅基片表面上的Si₃N₄层54。之后，把多孔Si基片51全部腐蚀除掉，在透光性基片53上只留下薄膜化的单晶硅层52，从而形成半导体基片。本发明的半导体基片如图9(C)所示。这样所得到的半导体基片适合用来制作以透光性绝缘材料作绝缘隔离的电子元件。而且，本实施例所得到的半导体基片，具有与实施例

1相同的性能。

实施范例10

以下，参考图10A—10D详细说明本发明的实施范例10。

首先，如图10A所示那样，采用各种薄膜生长方法进行外延生长，由此形成杂质浓度低的层152。或者，在P型单晶S1基片151表面离子注入质子，从而形成N型单晶层152。

其次，如图10B所示，从P型单晶S1基片151背面，通过使用HF溶液的阳极化法，使S1基片153变成多孔化。与单晶S1的密度 2.33 g/cm^3 相比，随着HF溶液浓度在50~20%变化，多孔S1层153的密度在 $1.1\sim0.6\text{ g/cm}^3$ 的范围内变化。如上所述，这个多孔层153是由P型基片151形成的。

如图10C所示，准备透光性基片154，把该透光性基片154贴合于多孔S1基片153上的单晶S1层152表面。然后如图10C所示，对已贴合好的两块基片整体进行覆盖淀积Si、N₄层等，作为防腐蚀膜155。接着，如图10D所示，除去多孔硅基片153表面上的Si、N₄层155。在此之后，把多孔S1基片153全部腐蚀掉，在透光性基片154上只留下薄膜化的单晶硅层152，从而形成半导体基片。

本发明的半导体基片如图10D所示。即在透光性基片154上，在晶片全域形成大面积的结晶性与硅晶片相同的、平坦且均匀的薄层化的单晶硅层152。

这样所得到的半导体基片，适合用来制作以透光性绝缘材料作绝缘隔离的电子元件。而且，本实施范例所得到的半导体基片具有与实施范例1相同的性能。

实施范例 1 1

如图 1 1 A 所示, 首先准备 P 型单晶 S i 基片, 将其全部多孔化。采用各种生长方法, 在多孔化的基片 6 1 表面上进行外延生长, 形成单晶薄膜层 6 2。

如图 1 1 B 所示, 准备以玻璃为代表的透光性基片 6 3, 把该透光性基片 6 3 贴合于多孔 S i 基片 6 1 上的单晶 S i 层 6 2 的表面上。

在此之后, 把多孔 S i 基片 6 1 全部腐蚀掉, 在透光性基片 6 3 上只留下薄膜化的单晶硅层 6 2, 从而形成半导体基片。

本发明的半导体基片如图 1 1 C 所示, 在透光性基片 6 3 上, 在晶片全域形成大面积的、结晶性与硅晶片相同的、平坦且均匀的薄层化的单晶硅层 6 2。这样所得到的半导体基片, 适合用来制作以透光性绝缘材料作绝缘隔离的电子元件。

实施范例 1 2

以下, 参考图 1 2 A — 1 2 D 详细说明本发明的实施范例 1 2。

首先, 如图 1 2 A 所示, 采用各种薄膜生长方法进行外延生长, 由此形成杂质浓度低的层 1 6 2。或者, 在 P 型单晶 S i 基片 1 6 1 表面离子注入质子, 由此形成 N 型单晶层 1 6 2。

其次, 如图 1 2 B 所示, 从 P 型单晶 S i 基片 1 6 1 背面, 通过使用 H F 溶液的阳极氧化法, 使 S i 基片 1 6 3 变成多孔的。与单晶 S i 密度 2.33 g/cm^3 相比, 随着 H F 溶液浓度在 50 ~ 20 % 变化, 多孔 S i 层 1 6 3 的密度在 $1.1 - 0.6 \text{ g/cm}^3$ 的范围内变化。如上所述, 这个多孔层 1 6 3 是由 P 型基片 1 6 1 形成的。

如图 1 2 C 所示, 准备透光性基片 1 6 4, 把该透光性基片 1 6 4 贴合于多孔 S i 基片 1 6 3 上的单晶 S i 层 1 6 2 的表面。如图 1 2 D

所示，把多孔S₁基片163全部腐蚀除掉，仅在透光性基片163上留下薄膜化的单晶硅层162，从而形成半导体基片。

本发明的半导体基片如图12D所示。即在透光性基片164上，在晶片全域形成大面积的结晶性与硅晶片相同的、平坦且均匀的薄层化的单晶S₁层162。

这样得到的半导体基片，适合用来制作以透光性绝缘材料作为绝缘分离的电子元件。本实施例所得半导体基片具有与实施例1相同的性能。

实施例13

通过图13A—13F予以说明。如图13A所示，首先在单晶S₁基片1300的一部分形成多孔区域1301。其次在该多孔区域1301采用各种结晶生长方法形成单晶S₁薄膜层1302(图13B)。并在单晶S₁薄膜层1302上形成氧化膜1303(图13C)。

把在另一个S₁基片1304表面上形成的氧化膜1305与前述氧化膜1303贴合(图13D)。

然后，采用磨削等机械研磨或者腐蚀等除掉多孔化后剩下的单晶硅基片1300，使多孔区域1301露出(图13E)。

把多孔区域1301腐蚀除掉，形成在绝缘物上具有单晶S₁薄膜层的半导体基片(图13F)。

在采用这样的工序的情况下，多孔化所需要的时间可以缩短，腐蚀除掉多孔S₁基片的时间可以缩短，因而可以高效率地形成基片。

还有，可以不形成图13所示的氧化膜1303，而把氧化膜1305直接与单晶S₁薄膜层1302贴合。也可以采用玻璃等绝

缘性基片来代替在S₁基片1304上形成的氧化膜1305进行贴合。

此外，可以把实施范例1至12中的各工序编入本实施范例中。

由此所得到的半导体基片具有与实施范例1至12所得半导体基片相同的优异性能。

实施例1

对直径3英寸、厚为200微米的P型(100)单晶S₁基片(S₁晶片)在50%HF溶液中进行阳极化。此时的电流密度为100mA/cm²。多孔化的速度为8.4μm/min，厚为200微米的P型(100)S₁基片经24分钟即可全部多孔化。

采用MBE(分子束外延)法在P型(100)多孔S₁基片上生长厚0.5微米的S₁外延层。淀积条件如下：

温度：700℃

压力： 1×10^{-9} Torr

生长速度：0.1nm/sec

然后，把表面上形成有5000Å的氧化层24的另一块S₁基片23叠合在外延层21的表面上，经过氮气气氛下0.5小时的800℃加热，使两块S₁基片牢固地贴合起来。之后，用氟硝酸醋酸溶液(1:3:8)腐蚀除掉多孔S₁基片。

如前所述，对于通常的单晶S₁的氟硝酸醋酸溶液，腐蚀速度较慢，约为每分钟1微米(氟硝酸醋酸溶液1:3:8)，而对于多孔层，其腐蚀速度加快百倍左右。即200微米厚的多孔化的S₁基片21经过2分钟即可除去。

这样，在S₁O₂层24上形成厚0.5μm的单晶S₁层22。

此外,采用描扫式偏振光分析测定法检查所得到的单晶S₁层的厚度。具体地说就是描扫测定3英寸晶片的全面,其结果,在3英寸晶片的范围内,单晶S₁层的厚度最大值与最小值之差被抑制在厚度最大值的5%以下。而且,通过电子显微观察单晶S₁层平面,其结果是过渡缺陷密度被抑制在 $1 \times 10^3/\text{cm}^2$ 以下,在单晶S₁层形成过程中,没有引起新的结晶缺陷,确认维持了良好的结晶性。采用MOSC-t法测定单晶S₁层中少数载流子的寿命,显示了 2.0×10^{-3} 秒的较高值。

实施例2

对直径为4英寸、厚度为500微米的P型(100)单晶S₁基片在50%HF溶液中进行阳极化。电流密度为 $100 \text{ mA}/\text{cm}^2$ 。多孔化的速度为 $8.4 \mu\text{m}/\text{min}$, 500微米厚的P型(100)S₁基片经过60分钟即可全部多孔化。

采用等离子CVD法在P型(100)多孔S₁基片21上低温生长厚为0.5微米的S₁外延层22。淀积条件如下:

气体:	SiH_4
高频电功率:	100W
温度:	800°C
压力:	$1 \times 10^{-2} \text{ Torr}$
生长速度:	$2.5 \text{ nm}/\text{秒}$

然后,把表面上形成有 5000 \AA 的氧化层24的另一块S₁基片23叠合在外延层22的表面上,在氮气气氛中经过0.5小时的 700°C 加热,使两块S₁基片牢固地贴合在一起。之后,用氟硝酸醋酸溶液(1:3:8)把多孔S₁基片21腐蚀掉。

如前所述,对于通常的单晶Si的氟硝酸醋酸溶液,腐蚀速度较慢,约为每分钟1微米(氟硝酸醋酸溶液1:3:8),而对于多孔层,其腐蚀速度如快百倍左右。亦即,500微米厚的多孔化Si基片21经过5分钟即可除去。

在SiO₂层24上形成厚0.5 μm的单晶Si层。

此外,采用描扫式偏振光分析检测法检查所得到的单晶Si层的厚度。具体地说就是描扫测定4英寸晶片的全面。其结果,在4英寸晶片的范围内,单晶Si层的厚度最大值与最小值之差被抑制在厚度最大值的7%以下。而且,通过电子显微观察单晶Si层平面,其结果是过渡缺陷密度被抑制在 $1 \times 10^3 / \text{cm}^2$ 以下,在单晶Si层形成过程中,没有引起新的结晶缺陷,确认维持了良好的结晶性。采用MOS c-t法测定单晶Si层中少数载流子的寿命,显示了 2.0×10^{-3} 秒的较高值。

实施例3

对直径为3英寸、厚度为200微米的P型(100)单晶Si基片在50%HF溶液中进行阳极化。电流密度为 $100 \text{ mA} / \text{cm}^2$ 。多孔化的速度为 $8.4 \mu\text{m} / \text{min}$,200微米厚的P型(100)Si基片经过24分钟即可全部多孔化。采用偏压溅射法在P型(100)多孔Si基片21上生长厚0.5微米的Si外延层22。淀积条件如下:

RF频率:	100 MHz
高频电功率:	600 W
温度:	300 °C
氩气压力:	8×10^{-3} Torr

生长时间: 60分钟
靶直流偏压: -200 V
基片直流偏压: $+5\text{ V}$

然后,把表面上形成有 5000 \AA 的氧化层24的另一块Si基片23叠合在外延层22的表面上,在氮气气氛中经过0.5小时的 800°C 加热,使两块Si基片牢固地贴合在一起。之后,用氟硝酸醋酸溶液(1:3:8)把多孔Si基片21腐蚀掉。

如前所述,对于通常的单晶Si的氟硝酸醋酸溶液,腐蚀速度较慢,约为每分钟1微米(氟硝酸醋酸溶液1:3:8),而对于多孔层,其腐蚀速度加快百倍左右:亦即,200微米厚的多孔化的Si基片21经过2分钟即可除去。

这样,在 SiO_2 层24上形成厚 $0.5\text{ }\mu\text{m}$ 的单晶Si层。

实施例4

对直径为3英寸、厚度为200微米的P型(100)单晶Si基片在50%HF溶液中进行阳极化。电流密度为 $100\text{ mA}/\text{cm}^2$ 。多孔化速度为 $8.4\text{ }\mu\text{m}/\text{min}$,厚度为200微米的P型(100)Si基片经过24分钟即可全部多孔化。采用液相生长法在P型(100)多孔Si基片21上生长厚0.5微米的Si外延层22。生长条件如下。

溶媒: Sn
生长温度: 900°C
生长气氛: H_2
生长时间: 10分钟

然后,把表面上形成有 5000 \AA 的氧化层24的另一块

Si 基片 2 3 叠合在外延层 2 2 表面上, 在氮气气氛中经过 0. 5 小时的 800 °C 加热, 两块 Si 基片紧密地贴合在一起。之后, 用氟硝酸醋酸溶液 (1 : 3 : 8) 把多孔 Si 基片 2 1 腐蚀掉。这样, 厚 200 微米的多孔化的 Si 基片 2 1 经过 2 分钟即除掉了。

于是, 在 SiO₂ 层 2 4 上形成了厚 0. 5 μm 的单晶 Si 层 2 2。

实施例 5

对直径为 3 英寸、厚度为 200 微米的 P 型 (100) 单晶 Si 基片在 50% HF 溶液中进行阳极化。电流密度为 100 mA/cm²。多孔化的速度为 8. 4 μm/min, 厚 200 微米的 P 型 (100) Si 基片经过 24 分钟即可全部多孔化。采用减压 CVD 法在 P 型 (100) 多孔 Si 基片 2 1 上生长厚 0. 5 微米的 Si 外延层 2 1。淀积条件如下:

源气体:	SiH ₄
载气 (携带气体):	H ₂
温度:	850 °C
压力:	1 × 10 ⁻² Torr
生长速度:	3. 3 nm/秒

然后, 把表面上形成有 5000 Å 的氧化层 2 4 的另一块 Si 基片叠合在外延层 2 2 的表面上, 在氮气气氛中经过 0. 5 小时的 800 °C 加热, 使两块 Si 基片 2 3 紧密地贴合在一起。之后, 用氟硝酸醋酸溶液 (1 : 3 : 8) 把多孔 Si 基片 2 1 腐蚀掉。这样, 厚 200 微米的多孔化 Si 基片 2 1 经过 2 分钟即除掉。

于是, 在 SiO₂ 层 2 4 上形成了厚 0. 5 μm 的单晶 Si 层。

当使用 SiH_2Cl_2 作为源气体时，生长温度应提高数十度，保持多孔基片特有的快速腐蚀特性。

实施例 6

采用 CVD 法在直径为 3 英寸、厚度为 200 微米的 P 型 (100) Si 基片 121 上生长厚 1 微米的 Si 外延层 122。淀积条件如下：

反应气体流量：	SiH_2Cl_2	1000 SCCM
	H_2	230 l/min
温度：		1080 °C
压力：		80 Torr
时间：		2 分钟

在 50% HF 溶液中对这个基片 121 进行阳极化。电流密度为 $100 \text{ mA}/\text{cm}^2$ 。多孔化速度为 $8.4 \mu\text{m}/\text{min}$ ，厚 200 微米的 P 型 (100) Si 基片 121 经过 24 分钟即可全部多孔化。阳极氧化仅使 P 型 (100) Si 基片 121 多孔化，而不使 Si 外延层 122 发生变化。然后，把表面上形成有 5000 Å 的氧化层 125 的另一块 Si 基片 124 叠合在外延层 122 的表面上，在氮气气氛中经过 0.5 小时的 800 °C 加热，使两块 Si 基片紧密地贴合在一起。之后，用氟硝酸醋酸溶液 (1:3:8) 把多孔 Si 基片 123 腐蚀掉。这样，厚 200 微米的多孔化的 Si 基片 123 经过 2 分钟即可除去。采用描扫偏振光测定法检查所得单晶 Si 层的厚度，在 3 英寸晶片的面上，单晶 Si 层的厚度最大值与最小值之差被抑制在厚度最大值的 5% 以下。通过电子显微观察单晶 Si 层平面，其结果，过渡缺陷密度被抑制在 $1 \times 10^3 / \text{cm}^2$ 以下，在单晶 Si 层形成过程中，没有产生新的结晶缺陷，确认保持了良好的结晶性。采用微波反

射法测定单晶 Si 层中少数载流子寿命, 显示了 2.0×10^{-3} 秒的较高值。

实施例 7

采用 CVD 法在直径为 3 英寸、厚度为 200 微米的 P 型 (100) Si 基片上生长厚 0.5 微米的 Si 外延层 122。淀积条件如下:

反应气体流量:	SiH ₂ Cl ₂	1000 SCCM
	H ₂	230 1/min
温度:		1080 °C
压力:		80 Torr
时间:		1 分钟

在 50% HF 溶液中对该基片进行阳极氧化。电流密度为 100 mA/cm²。多孔化速度为 8.4 μm/min, 厚 200 微米的 P 型 (100) Si 基片 121 经过 24 分钟即可全部多孔化。阳极氧化仅使 P 型 (100) Si 基片多孔化, 而不使 Si 外延层 122 产生变化。

然后, 把表面上形成有 5000 Å 的氧化层 125 的另一块 Si 基片 124 叠合在外延层 122 的表面上, 在氮气气氛中经过 0.5 小时的 800 °C 加热, 使两块 Si 基片牢固地贴合在一起。之后用氟硝酸醋酸溶液 (1:3:8) 把多孔 Si 基片 123 腐蚀掉。

这样, 厚 200 μm 的多孔化的 Si 基片 123, 经 2 分钟即可除掉。

采用透射电子显微镜, 作断层观察, 其结果表明, Si 层 122 没有引入新的结晶缺陷, 确认维持了良好的结晶性。

实施例 8

在直径 3 吋 $200\ \mu\text{m}$ 厚的 P 型 (100) Si 基片 121 表面注入质子离子, 形成 $1\ \mu\text{m}$ 厚的 N 型 Si 层 122, H^+ 的注入量是 5×10^{15} 离子/厘米²。把该基片置入 50% 的 HF 溶液中进行阳极化, 其电流密度为 $100\ \text{mA}/\text{cm}^2$, 这时的多孔化速度是 $8.4\ \mu\text{m}/\text{分}$, $200\ \mu\text{m}$ 厚的 P 型 (100) Si 基片用 24 分钟完成多孔化处理。如前所述, 在阳极化过程中, 只有 P 型 (100) Si 基片 121 多孔化, 而 N 型 Si 层 122 并不发生变化。接下来把表面已生成 $5000\ \text{\AA}$ 氧化层 125 的另外的 Si 基片 124 重叠在 N 型 Si 层 122 的表面上, 在氮气气氛中 800°C 的温度下加热 0.5 小时, 使两个 Si 基片牢固地贴合在一起。随后, 用氟硝酸醋酸溶液 (1:3:8) 腐蚀多孔化 Si 基片 123, 用 2 分钟时间把 $200\ \mu\text{m}$ 厚的多孔化 Si 基片 123 除掉。

用透射式电子显微镜作断面观察, 在 Si 层 122 上没有导入新的结晶缺陷, 确实保持着良好的结晶性能。

实施例 9

直径 3 吋厚 $200\ \mu\text{m}$ 的 P 型 (100) 单晶 Si 基片在 50% HF 溶液中进行阳极化, 其电流密度为 $100\ \text{mA}/\text{cm}^2$, 此时的多孔化速度是 $8.4\ \mu\text{m}/\text{分}$ 。 $200\ \mu\text{m}$ 厚的 P 型 (100) Si 基片整体经过 24 分钟完成多孔化处理。

在该 P 型 (100) 多孔 Si 基片 11 上, 用 MBE 法 (分子束外延) 生长 $0.5\ \mu\text{m}$ 厚的 Si 外延层 12。沉积条件如下:

温度: 700°C

压力: 1×10^{-9} 托 (Torr)

生长速度: 0.1 nm/s

接着, 再把表面上已生成 5000 \AA 氧化层 14 的另一个的 Si 基体 13 重叠在外延层 12 的表面上, 在氮气气氛中, 800°C 的温度下加热 0.5 小时, 使两个 Si 基片牢固地贴合在一起, 然后, 用减压 CVD 方法在已经贴合的 2 层 Si 基片上被覆 $0.1 \mu\text{m}$ 厚的 Si_3N_4 。此后, 用反应离子刻蚀方法仅仅除去多孔基片上的氮化膜。接下来用氟硝酸醋酸溶液 (1:3:8) 把多孔 Si 基片 11 腐蚀掉, 这样用 2 分钟时间除掉了 $200 \mu\text{m}$ 厚的多孔 Si 基片 11。除去 Si_3N_4 层 15 之后, 形成了在 SiO_2 层 14 的上具有 $0.5 \mu\text{m}$ 厚的单晶 Si 层的基片。

用透射式电子显微镜观察断面的结果表明在 Si 层上没有导入新的结晶缺陷, 确实保持着良好的结晶性能。

实施例 10

对直径 3 吋厚 $200 \mu\text{m}$ 的 P 型 (100) 单晶 Si 基片, 在 50% 的 HF 溶液中进行阳极化处理, 电流密度为 100 mA/cm^2 , 此时的多孔化速度是 $8.4 \mu\text{m/分}$ 。那么, 整个 $200 \mu\text{m}$ 厚的 P 型 (100) Si 基片经过 24 分钟处理就全部多孔化了。

用等离子体 CVD 方法在该 P 型 (100) 多孔 Si 基片 11 上生长 $0.5 \mu\text{m}$ 厚的 Si 外延层 12。沉积条件如下:

气体:	SiH_4
高频功率:	100 W
温度:	800°C
压力:	1×10^{-2} 托
生长速度:	2.5 nm/s

接下来,把表面上已形成 5000 \AA 氧化层14的另一个的Si基片13重叠在外延层12的表面上,在氮气气氛中, 800°C 的温度下,加热0.5小时,使两个Si基片牢固地贴合在一起。然后,用减压CVD方法在已经贴合的2个Si基片上被覆 $0.1\mu\text{m}$ 厚的 Si_3N_4 。此后,用反应离子刻蚀方法仅仅把多孔Si基片上的氮化膜刻蚀掉。接着,用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片11。这样,经过2分钟就把 $200\mu\text{m}$ 厚的多孔Si基片11腐蚀掉了。除去 Si_3N_4 层15之后,形成了在 SiO_2 层14上具有 $0.5\mu\text{m}$ 厚单晶Si层的基片。

用扫描型偏振光分析测定法检测得到的单晶Si层的厚度,在3吋晶片范围内,单晶Si层厚度的最大值与最小值的差被控制在厚度最大值的5%以下。而且,用Sirtle 腐蚀的显现缺陷的腐蚀法观察的结果表明过渡缺陷密度小于 $1\times 10^3/\text{cm}^2$,在单晶Si形成的过程中没有出现新的结晶缺陷,确实保持着良好的结晶性。另外,用MOS c-t法测定了单晶Si层的少数载流子的寿命高达 2.0×10^{-3} 秒。

实施例11

对直径3吋, $200\mu\text{m}$ 厚的P型(100)单晶Si基片,在50%HT溶液中进行阳极化处理,电流密度为 $100\text{ mA}/\text{cm}^2$,此时的多孔化速度是 $8.4\mu\text{m}/\text{分}$ 。那么,整个 $200\mu\text{m}$ 厚的P型(100)Si基体经过24分钟处理,就全部多孔化了。

在P型(100)多孔Si基片11的上面,用偏置溅射法生成 $0.5\mu\text{m}$ 厚Si外延层12。沉积条件如下:

RF频率: 100 MHz

高频功率:	600 W
温度:	300 °C
氩气压力:	8×10^{-3} 毛
生长时间:	60 分
靶直流偏压:	-200 V
基片直流偏压:	+5 V

接下来,把表面上已形成 5000 \AA 氧化层14的另一个的Si基片13重叠在外延层12的表面上,在氮气气氛中,800 °C的温度下,加热0.5小时,使两个Si基片牢固地贴合在一起。然后,用减压CVD方法在已经贴合的2个Si基片上被覆 $0.1 \mu\text{m}$ 厚的 Si_3N_4 。此后,用反应离子刻蚀方法仅仅把多孔Si基片上的氮化膜刻蚀掉。接着,用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片11。这样,经过2分钟就把 $200 \mu\text{m}$ 厚的多孔Si基片11腐蚀掉了。除去 Si_3N_4 层15之后,形成了在 SiO_2 层14上具有 $0.5 \mu\text{m}$ 厚单晶Si层的基片。

另外,不用 Si_3N_4 ,而被覆阿匹松封蜡的,情况下也有同样的效果,能仅仅把多孔质的Si基片完全去除。

实施例12

对直径3吋,厚度 $200 \mu\text{m}$ 的P型(100)单晶Si基片,在50%HF溶液中进行阳极化处理,电流密度是 $100 \text{ mA}/\text{cm}^2$,此时的多孔化速度为 $8.4 \mu\text{m}/\text{分}$ 。那么,整个 $200 \mu\text{m}$ 厚的P型(100)Si基片经过24分钟处理,全部多孔化了。

在P型(100)多孔Si基片11上面,用液相生长法生成 $0.5 \mu\text{m}$ 厚的Si外延层12。生长条件如下:

溶媒:	SiH_4
生长温度:	900°C
生长气氛:	H_2
生长时间:	10分

接下来,把表面上已形成 5000\AA 氧化层14的另外的Si基体13重叠在外延层12的表面上,在氮气气氛中, 800°C 的温度下,加热0.5小时,使两个Si基片牢固地贴合在一起。然后,用减压CVD方法在已经贴合的2个Si基片上被覆 $0.1\mu\text{m}$ 厚的 Si_3N_4 。此后,用反应离子刻蚀方法仅仅把多孔Si基片上的氮化膜刻蚀掉。接着,用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片11。这样,经过2分钟就把 $200\mu\text{m}$ 厚的多孔Si基片11腐蚀掉了。除去 Si_3N_4 层15之后,形成了在 SiO_2 层14上具有 $0.5\mu\text{m}$ 厚单晶Si层的基片。

另外,不用 Si_3N_4 ,而被覆阿匹松封蜡的情况下,也有同样的效果,能仅仅把多孔质的Si基片完全除掉。

实施例13

对直径3吋,厚度 $200\mu\text{m}$ 的P型(100)单晶Si基片,在50%HF溶液中进行阳极化处理,电流密度为 $100\text{mA}/\text{cm}^2$,此时的多孔化速度是 $8.4\mu\text{m}/\text{分}$ 。那么,整个 $200\mu\text{m}$ 厚的P型(100)Si基片经过24分钟处理,就全部被多孔化。

用减压CVD法在P型(100)多孔质Si基片11上面生长 $0.5\mu\text{m}$ 厚的Si外延层12。沉积条件如下:

源气:	SiH_4
载气:	H_2

温度: 850℃

压力: 1×10^{-2} 托

生长速度: 3.3 nm/s

接下来,把表面上已形成5000 Å氧化层14的另外的Si基体13重叠在外延层12的表面上,在氮气气氛中,800℃的温度下,加热0.5小时,使两个Si基片牢固地贴合在一起。然后,用减压CVD方法在已经贴合的2个Si基片上被覆0.1 μm厚的 Si_3N_4 。此后,用反应离子刻蚀方法仅仅把多孔Si基片上的氮化膜刻蚀掉。接着,用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片11。这样,经过2分钟就把200 μm厚的多孔Si基片11腐蚀掉了。除去 Si_3N_4 层15之后,形成了在 SiO_2 层14上具有0.5 μm厚单晶Si层的基片。

用 SiH_2Cl_2 作为源气体的情况下,虽然必须把生长温度提高数拾度,但是可以保持对多孔基体特有的加速腐蚀特性。

实施例14

用CVD法在直径3吋200 μm厚的P型(100)Si基片111上生长1 μm厚的Si外延层112。沉积条件如下:

反应气体流量: SiH_2Cl_2 1000 SCCM

H_2 230 l/分

温度: 1080℃

压力: 80 托

时间: 2分钟

把该基体置入50% HF溶液中进行阳极化处理,电流密度为100 mA/cm²,此时的多孔化速度是8.4 μm/分,那么,200

μm 厚的P型(100)Si基片111的整体经24分钟处理,就全部多孔化。在这个阳极化过程中,只有P型(100)Si基片111被多孔化,而Si外延层112并不发生变化。接着,把表面上已形成有5000 Å氧化层的另一个Si基片重叠在外延层112的表面上,在氮气气氛中800℃温度下,加热0.5小时,使两个Si基片牢固地贴合在一起。用减压CVD方法在贴合在一起的两片Si基片上被覆0.1 μm 厚的 Si_3N_4 。然后,用反应离子刻蚀的方法仅仅除掉多孔基体上的氮化膜。随后,用氟硝酸醋酸(1:3:8)溶液把多孔Si基体113腐蚀掉。即,用2分钟时间把厚200 μm 的多孔质Si基片113除掉。除掉 Si_3N_4 层116之后,形成了在 SiO_2 上具有1 μm 厚单晶Si层112的基片。

用扫描型偏振光分析测定法检测得到的单晶Si层的厚度,结果在3吋晶片范围内,单晶Si层的厚度最大值和最小值的差值被控制在厚度最大值的5%以下。而且,用透射式电子显微镜对单晶Si层的平面观察结果表明过渡缺陷密度被控制在 $1 \times 10^3/\text{cm}^2$ 以下,在形成单晶Si层的过程中没有引入新的结晶缺陷,确实保持着良好的结晶性。另外,用MOS C-t法测定了单晶Si层的少数载流子的寿命,其值高达 2.0×10^{-3} 秒。

实施例15

用CVD法在直径3吋200 μm 厚的P型(100)Si基片111上生长0.5 μm 厚的Si外延层112。沉积条件如下:

反应气体流量:	SiH_2Cl_2	1000 SCCM
	H_2	230l/分
温度:	1080℃	

压力: 80 千

时间: 1 分钟

把该基片置入 50% 的 HF 溶液中进行阳极化处理, 电流密度为 100 mA/cm^2 , 此时的多孔化速度是 $8.4 \mu\text{m/分}$, 那么, $200 \mu\text{m}$ 厚的 P 型 (100) Si 基片 111 的整体经过 24 分钟处理, 全部多孔化。在这种阳极化过程中, 只有 P 型 (100) Si 基片 111 被多孔化, 而 Si 外延层 112 并不变化。接着, 把表面已形成有 5000 \AA 氧化层的另一个 Si 基片 114 重叠在外延层 112 的表面上, 在 N_2 气氛中 800°C 温度下加热 0.5 小时, 使两片基片牢固地贴合在一起。然后用减压 CVD 方法在贴合的 2 片基片上被覆一层厚 $0.1 \mu\text{m}$ 的 Si_3N_4 , 接着用反应离子刻蚀法仅把多孔质 Si 基片 113 上的氮化膜除掉。随后, 用氟硝酸醋酸 (1:3:8) 溶液把多孔 Si 基片 113 除去, 这样用 2 分钟时间把厚 $200 \mu\text{m}$ 的多孔 Si 基片 113 除掉。除去 Si_3N_4 层 116 之后, 形成了在 SiO_2 层 115 上带有 $0.5 \mu\text{m}$ 厚单晶 Si 层 112 的基片。用透射式电子显微镜进行断面观察的结果表明, 在 Si 层上没有导入新的结晶缺陷, 确实保持着良好的结晶性。

实施例 16

在直径 3 吋 $200 \mu\text{m}$ 厚的 P 型 (100) Si 基片 111 的表面注入质子离子, 形成 $1 \mu\text{m}$ 厚的 N 型 Si 层 112, H^+ 的注入量是 5×10^{15} 离子/厘米²。把这个基片置入 50% 的 HF 溶液中进行阳极化处理, 其电流密度是 100 mA/cm^2 , 这时的多孔化速度是 $8.4 \mu\text{m/分}$, $200 \mu\text{m}$ 厚的整个 P 型 (100) Si 基片 111 用 24 分钟完成多孔化处理, 这种阳极化过程, 只有 P 型

(100) Si 基体 111 被多孔化, 而 N 型 Si 层 112 并不变化。接着, 把表面已生成 5000 \AA 氧化层 115 的另一个 Si 基体 114 重叠在这个 N 型 Si 层 112 的表面, 在 O_2 气氛中, 800°C 的温度下加热 0.5 小时, 使两片 Si 基片牢固地贴合在一起。然后, 用减压 CVD 法在已贴合的两片 Si 基片上被覆厚 $0.1 \mu\text{m}$ 的 Si_3N_4 层。接下来, 用反应离子刻蚀法只是除掉多孔基片上的氮化膜。再用氟硝酸醋酸溶液 (1:3:8) 腐蚀掉多孔 Si 基片 113。这样, 用 2 分钟时间除掉 $200 \mu\text{m}$ 厚的多孔 Si 基片 113。把 Si_3N_4 层 116 除去之后, 形成了具有在 SiO_2 上具有 $1.0 \mu\text{m}$ 厚单晶 Si 层 112 的基片。

通过透射式电子显微镜的断面观察, 表明在 Si 层上没有引入新的结晶缺陷, 确实维持着良好的结晶性。

实施例 17

对直径 3 吋, 厚 $200 \mu\text{m}$ 的 P 型 (100) 单晶 Si 基片在 50% HF 溶液中进行阳极化, 其电流密度为 $100 \text{ mA}/\text{cm}^2$, 此时的多孔化速度为 $8.4 \mu\text{m}/\text{分}$, $200 \mu\text{m}$ 厚的 P 型 (100) Si 基片经 24 分钟处理, 其整体就被多孔化。

在 P 型 (100) 多孔 Si 基片 31 上, 用 MBE 法 (分子束外延法) 生长 $0.5 \mu\text{m}$ 厚的 Si 外延层 32。沉积条件如下:

温度:	700°C
压力:	1×10^{-9} 托
生长速度:	$0.1 \text{ nm}/\text{秒}$

随后, 在该外延层 32 的表面上形成 1000 \AA 的氧化层 36。此后把表面已形成 5000 \AA 氧化层 34 的另一个 Si 基片 33 和前

述的氧化层 3 6 重叠在一起，在氮气气氛中，800℃温度下加热 0.5 小时，使两者牢固地贴合在一起。用减压 CVD 法在已贴合的 2 片 Si 基片上被覆厚 0.1 μm 的 Si₃N₄。接着，用反应刻蚀法只除掉多孔基片上的氮化膜，然后，用氟硝酸醋酸溶液把多孔基片 31 腐蚀掉。经过 2 分钟腐蚀就把 200 μm 厚的多孔质基片 31 除掉了。除去 Si₃N₄ 层 35 之后，就形成在 SiO₂ 上具有薄膜单晶 Si 层 32 的基片。用透射式电子显微镜进行断面观察的结果表明在 Si 层上没有引入新的结晶缺陷，确实维持着良好的结晶性。

实施例 18

对直径 3 吋厚 200 μm 的 P 型 (100) 单晶 Si 基片，在 50% 的 HF 溶液中进行阳极化处理，电流密度为 100 mA/cm²，此时的多孔化速度是 8.4 μm/分。那么，整个 200 μm 厚的 P 型 (100) Si 基片经过 24 分钟处理就全部多孔化了。

用等离子 CVD 法在该 P 型 (100) 多孔 Si 基片 31 上生长 5 μm 厚的 Si 外延层 32。沉积条件如下：

气体:	SiH ₄
高频功率:	100 W
温度:	800℃
压力:	1×10^{-2} 托
生长速度:	2.5 nm/s

接下来在外延层 32 的表面上生成厚 1000 Å 的氧化层 36。此后，把表面上已生成 5000 Å 氧化层 34 的另外的 Si 基片 33 与前述的氧化层 36 重叠在一起，在氮气气氛中 800℃温度下加热 0.5 小时，使两者牢固贴合。用减压 CVD 法在已贴合的 2 个 Si

基片上被覆 $0.1\mu\text{m}$ 厚 Si_3N_4 。然后，用反应离子刻蚀的方法，仅仅去掉多孔质 Si 基片上的氮化膜。随后，用 KOH 溶液(8M)腐蚀掉多孔质 Si 基片 31 。 $200\mu\text{m}$ 厚的多孔 Si 基片 31 ，用2分钟时间腐蚀完成。把 Si_3N_4 层去掉之后，形成一个在 SiO_2 上具有结晶良好的单晶 Si 层 32 的基片。

用扫描型偏振光分析测定法检测得到的单晶 Si 层的厚度。结果在3吋晶片范围内，单晶 Si 层的厚度最大值和最小值的差值被控制在厚度最大值的5%以下。而且，用透射式电子显微镜对单晶 Si 层的平面观察之结果表明过渡缺陷密度被控制在 $1\times 10^3/\text{cm}^2$ 以下，在形成单晶 Si 层的过程中没有引入新的结晶缺陷，确实保持着良好的结晶性。另外，用 MOS C-t 法测定了单晶 Si 层的少数载流子的寿命，其值高达 2.0×10^{-3} 秒。

实施例 19

对直径3吋厚 $200\mu\text{m}$ 的P型(100)单晶 Si 基片，在50%的 HF 溶液中进行阳极化处理，电流密度为 $100\text{mA}/\text{cm}^2$ ，此时的多孔化速度是 $8.4\mu\text{m}/\text{分}$ 。那么，整个 $200\mu\text{m}$ 厚的P型(100) Si 基片经过24分钟处理就全部多孔化了。

在该P型(100)多孔 Si 基片 31 上用偏置溅射法生长 $1\mu\text{m}$ 厚的 Si 外延层 32 。沉积条件如下：

RF 频率:	100MHz
高频功率:	600W
温度:	300°C
Ar 气压力:	8×10^{-3} 托
生长时间:	120 分

靶面直流偏压: -200 V

基片直流偏压: $+5\text{ V}$

然后, 在这个外延层 3 2 的表面上形成 1000 \AA 厚的氧化层 3 6。此后把表面已形成 5000 \AA 氧化层的另一个 Si 基片 3 3 和前述氧化层 3 6 重叠在一起, 在氮气氛中 $800\text{ }^{\circ}\text{C}$ 的温度下加热 0.5 小时, 把两者牢固贴合在一起。用减压 OVD 方法在贴合好的两片 Si 基片上被覆一层 $0.1\text{ }\mu\text{m}$ 厚的 Si_3N_4 , 接下来, 用反应离子刻蚀方法除去多孔 Si 基片 3 1 上的氮化膜, 再用氟硝酸醋酸溶液 (1 : 3 : 8) 腐蚀掉多孔 Si 基片 3 1, 也就是用 2 分钟就腐蚀掉 $200\text{ }\mu\text{m}$ 厚的多孔 Si 层 3 1。除去 Si_3N_4 层之后, 形成在 SiO_2 上有结晶性的单晶 Si 层 3 2 的基片。

另外, 被覆阿匹松封蜡代替 Si_3N_4 层 3 5 也能达到同样的效果也能只把多孔 Si 基体 3 1 完全除掉。

实施例 20

对直径 3 吋厚 $200\text{ }\mu\text{m}$ 的 P 型 (100) 单晶 Si 基片, 在 50% 的 HF 溶液中进行阳极化处理, 电流密度为 $100\text{ mA}/\text{cm}^2$, 此时的多孔化速度是 $8.4\text{ }\mu\text{m}/\text{分}$ 。那么, $200\text{ }\mu\text{m}$ 厚整个的 P 型 (100) Si 基片经过 24 分钟处理就全部多孔化了。

用液相生长法在该 P 型 (100) 多孔 Si 基片 3 1 上生长 $5\text{ }\mu\text{m}$ 厚的 Si 外延层 3 2。生长条件如下:

溶媒: Sn

生长温度: $900\text{ }^{\circ}\text{C}$

生长气氛: H_2

生长时间: 10 分

接下来, 在外延层 32 的表面上形成 1000 \AA 厚的氧化层 36, 再把表面已形成 5000 \AA 氧化层 34 的另一个 Si 基片 33 和前述氧化层 36 重叠起来, 在 700°C 的温度下加热 0.5 小时, 使两者牢固地贴合在一起。用减压 CVD 法在已贴合好的 2 片 Si 基片上被覆 $0.1 \mu\text{m}$ 厚的 Si_3N_4 , 然后用反应离子刻蚀方法只除掉多孔基片上的氮化膜。再用氟硝酸醋酸溶液 (1:3:8) 把多孔 Si 基片 31 腐蚀掉。这样用 2 分钟时间把 $200 \mu\text{m}$ 厚的多孔 Si 基片 31 腐蚀掉。除去 Si_3N_4 层 35 之后, 形成了在 SiO_2 上带有单晶 Si 层 32 的基片。另外, 被覆阿匹松封蜡代替 Si_3N_4 层也能达到同样的效果, 能只把多孔 Si 基片完全除掉。

用扫描型偏振光分析测定法检测得到的单晶 Si 层的厚度, 结果在 3 吋晶片范围内, 单晶 Si 层的厚度最大值和最小值的差值被控制在厚度最大值的 5% 以下。而且, 用透射式电子显微镜对单晶 Si 层的平面观察结果表明, 过渡缺陷密度被控制在 $1 \times 10^3 / \text{cm}^2$ 以下, 在形成单晶 Si 层的过程中没有引入新的结晶缺陷, 确实保持着良好的结晶性。另外, 用 MOS C-T 法测定了单晶 Si 层上少数载流子的寿命, 其值高达 2.0×10^{-3} 秒。

实施例 21

对直径 3 吋厚 $200 \mu\text{m}$ 的 P 型 (100) 单晶 Si 基片, 在 50% 的 HF 溶液中进行阳极化处理, 电流密度为 $100 \text{ mA}/\text{cm}^2$, 此时的多孔化速度是 $8.4 \mu\text{m}/\text{分}$ 。那么, $200 \mu\text{m}$ 厚的整个 P 型 (100) Si 基片经过 24 分钟处理就全部多孔化了。

用减压 CVD 法在该 P 型 (100) 多孔 Si 基片 31 上低温生长 $1.0 \mu\text{m}$ 厚的 Si 外延层 32。沉积条件如下:

源气:	SiH_4
载气:	H_2
温度:	850°C
压力:	1×10^{-2} 托
生长速度:	3.3 nm/S

接着,在该外延层32的表面上形成 1000 \AA 的氧化层36,再把表面上已形成 5000 \AA 氧化层34的另一个Si基片33与前述氧化层36贴紧,在 700°C 温度下保持0.5小时,使两者牢固地贴合起来。用减压CVD法在贴合的2片Si基片上被覆 $0.1 \mu\text{m}$ 厚的 Si_3N_4 。然后用反应型离子蚀法把多孔Si基片31上的氮化膜35刻蚀掉,再用氟硝酸醋酸溶液(1:3:8)把多孔Si基片31腐蚀掉。这样用2分钟即可除去 $200 \mu\text{m}$ 厚的多孔Si基片31。除去 Si_3N_4 层35之后,形成了在 SiO_2 上带有单晶Si层32的基片。

用 SiH_2Cl_2 作为源气体时,虽必须把生长温度提高数十度,但是可以保持对多孔质基片特有的加速刻蚀特性。

实施例22

在3吋直径,厚为 $200 \mu\text{m}$ 的P型(100)Si基片131上,用CVD法生长厚度 $1 \mu\text{m}$ 的Si外延层132。沉积条件如下:

反应气体流量:	SiH_2Cl_2	1000 SCCM
	H_2	230 l/分
温度:		1080°C
压力:		80 托
时间:		2分

把这个基片置入50%的HF溶液中进行阳极化处理。其电流密度为 $100\text{ mA}/\text{cm}^2$ ，此时多孔化速度是 $8.4\text{ }\mu\text{m}/\text{分}$ ，那么 $200\text{ }\mu\text{m}$ 厚的P型(100)Si基片整体131经24分钟全部多孔化。前述的阳极化处理中仅仅使P型(100)Si基片131多孔化，而Si外延层132并不发生变化。接着，在外延层132的表面形成氧化层137，把表面已形成 5000 \AA 氧化层135的另一个Si基片134和前述氧化层137重叠起来，在氮气气氛中 800°C 温度下受热0.5小时，使两者牢固贴合在一起。再用减压CVD法在贴合好的2片基片上被覆 $0.1\text{ }\mu\text{m}$ 厚 Si_3N_4 。此后，用反应离子刻蚀法除去多孔Si基片上的氮化膜。随后用氟硝酸醋酸溶液(1:3:8)腐蚀掉多孔Si基片133，经过2分钟就可把 $200\text{ }\mu\text{m}$ 厚的多孔Si基片133全部腐蚀掉。除去 Si_3N_4 层136之后，就形成在 SiO_2 上具有 $1\text{ }\mu\text{m}$ 厚单晶Si层132的基片。

用透射式电子显微镜观察断面，结果表明在Si层上没有导入新的结晶缺陷，确实保持了良好的结晶性。

实施例23

用CVD法在直径4吋厚 $500\text{ }\mu\text{m}$ 的P型(100)Si基片131上生长 $0.5\text{ }\mu\text{m}$ 厚的Si外延层132。沉积条件如下：

反应气体流量:	SiH_2Cl_2	1000 S C C M
	H_2	230 l/分
温度:		1080°C
压力:		80 托
时间:		1分

把这个基片置入50%的HF溶液中进行阳极化处理，其电流密

度为 100 mA/cm^2 ，此时的多孔化速度是 $8.4 \mu\text{m/分}$ ，那么 $500 \mu\text{m}$ 厚的 P 型 (100) Si 基片 131 的整体被多孔化了。在阳极化过程中，只有 P 型 (100) Si 基片 131 被多孔化，而 Si 外延层 132 并没发生变化。

接下来在该外延层 132 的表面上形成厚 1000 \AA 的氧化层 137，此后把已经在表面形成 5000 \AA 氧化层 135 的另一个 Si 基片 134 与前述氧化层 137 靠紧，在 700°C 温度下加热保持 0.5 小时，使两者牢固地贴合在一起，再用减压 CVD 法在贴合的两个基片上沉积 $0.1 \mu\text{m}$ 厚 Si_3N_4 ，而后用反应离子刻蚀法除去多孔基片 133 上的氮化膜 136，再用氟硝酸醋酸溶液 (1:3:8) 腐蚀掉多孔 Si 基片。这样用 7 分钟即可腐蚀掉了 $500 \mu\text{m}$ 厚的多孔 Si 基片。 Si_3N_4 层 136 被除掉之后，形成了在 SiO_2 上有单晶 Si 层 132 的基片。

用扫描型偏振光分析测定法检测得到的单晶 Si 层的厚度，结果在 4 吋晶片范围内，单晶 Si 层的厚度最大值和最小值的差值被控制在厚度最大值的 8% 以下。而且，用透射式电子显微镜对单晶 Si 层的平面观察结果表明，过渡缺陷密度被控制在 $1 \times 10^5 / \text{cm}^2$ 以下，在形成单晶 Si 层的过程中没有引入新的结晶缺陷，确实保持着良好的结晶性。另外，用 MOS C-T 法测定了单晶 Si 层的少数载流子的寿命，其值高达 2.1×10^{-8} 秒。

实施例 24

用质子离子注入法在直径 3 吋厚 $200 \mu\text{m}$ 的 P 型 (100) Si 基体 131 的表面形成 $1 \mu\text{m}$ 厚的 N 型 Si 层 132。 H^+ 注入量是 5×10^{15} 离子/厘米²。把该基片置入 50% 的 HF 溶液中进行

阳极化处理。其电流密度是 100 mA/cm^2 ，这时的多孔化速度是 $8.4\text{ }\mu\text{m/分}$ ，那么 $200\text{ }\mu\text{m}$ 厚的整个P型(100)Si基片131经24分钟处理全部阳极化。在该过程中，只有P型(100)Si基片131被多孔化，而N型Si层132没有变化。而后，在该外延层132的表面形成 $1000\text{ }\text{\AA}$ 厚的氧化层137，此后把表面已形成 $5000\text{ }\text{\AA}$ 氧化层135的另一个Si基片134与前述氧化层137贴紧，在 700°C 温度下加热0.5小时，使两片Si基片牢固地贴合在一起。再用减压CVD法在已贴合好的两个基片上被覆一层 $0.1\text{ }\mu\text{m}$ 厚的 Si_3N_4 。接下来，把多孔Si基片上的氮化膜用反应离子刻蚀法除去。再用氟硝酸醋酸溶液(1:3:8)把多孔Si基片133腐蚀掉。也就是说用2分钟时间除掉了 $200\text{ }\mu\text{m}$ 厚的多孔Si基片。把 Si_3N_4 层136除掉之后，就形成在 SiO_2 上具有单晶Si层132的基片。用透射式电子显微镜作断面观察，其结果表明，Si层上没有引入新的结晶缺陷，确实保持着良好的结晶性。

实施例25

对直径3吋厚 $200\text{ }\mu\text{m}$ 的P型(100)单晶Si基片，在50%的HF溶液中进行阳极化处理，电流密度为 100 mA/cm^2 ，此时的多孔化速度是 $8.4\text{ }\mu\text{m/分}$ 。那么， $200\text{ }\mu\text{m}$ 厚的整个P型(100)Si基片经过24分钟处理就全部多孔化了。

用MBE(分子束外延)法在P型(100)多孔Si基片41上生长厚 $0.5\text{ }\mu\text{m}$ 的Si外延层42，沉积条件如下：

温度: 700°C
压力: 1×10^{-9} 托

生长速度: 0.1 nm/s

接着, 在这个外延层 4 2 的表面形成 1000 \AA 厚的氧化层 4 5, 再把已经在表面形成 5000 \AA 厚氧化层 4 4 的另一个 Si 基片 4 3 和前述的氧化层 4 5 重叠起来, 在氮气气氛中, 800°C 温度下加热 0.5 小时, 使两个 Si 基片牢固地贴合在一起。然后, 用氟硝酸醋酸 (1:3:8) 溶液把多孔 Si 基片 4 1 腐蚀掉。2 分钟时间把 $200 \mu\text{m}$ 厚的多孔 Si 基片 4 1 全部腐蚀掉了。

形成了在 SiO_2 上具有薄膜单晶 Si 层 4 2 的基片用透射式电子显微镜作断面观察, 没有发现在 Si 层上导入新的结晶缺陷, 确实维持了良好的结晶性。

实施例 2 6

对直径 3 吋, $200 \mu\text{m}$ 厚的 P 型 (100) 单晶 Si 基片, 在 50% HF 溶液中进行阳极化处理, 电流密度为 100 mA/cm^2 , 此时的多孔化速度是 $8.4 \mu\text{m/分}$ 。那么, $200 \mu\text{m}$ 厚的整个 P 型 (100) Si 基片经过 24 分钟处理, 就全部多孔化了。

在该 P 型 (100) 多孔 Si 基片 4 1 上, 用等离子 CVD 法生长 Si 外延层 4 2, 厚 $5 \mu\text{m}$ 。沉积条件如下:

气体:	SiH_4
高频功率:	100 W
温度:	800°C
压力:	$1 \times 10^{-2} \text{ 托}$
生长速度:	2.5 nm/s

接着, 在该外延层 4 2 的表面形成 1000 \AA 的氧化层 4 5, 此后, 把已在表面形成有 5000 \AA 的氧化层 4 4 的另一个 Si 基片 4 3

和前述的氧化层45重叠起来，在氮气氛中，800℃温度下，加热0.5小时，使两个基片牢固地贴合在一起。接下来，把多孔Si基片41用6M的KOH溶液腐蚀掉。

如前所述，通常Si单晶在6M的KOH溶液中的腐蚀速度只有大约每分钟近1μm，但是对多孔层的腐蚀速度却可增速到它的100倍。这样，200μm厚的多孔Si基片用2分钟就除去了。

形成了在SiO₂上具有良好结晶性的单晶Si层。

实施例27

直径5吋，厚600μm的P型(100)单晶Si基片在50%HF溶液中进行阳极化处理，电流密度为100mA/cm²，多孔化速度是8.4μm/分，600μm厚的整个P型(100)Si基片用70分钟，即可完成多孔化。用偏置溅射法在P型(100)多孔Si基片41上生长厚为1μm的Si外延层42。沉积条件如下：

RF频率:	100MHz
高频功率:	600W
温度:	300℃
Ar气压力:	8×10^{-3} 托
生长时间:	120分
靶面直流偏压:	-200V
基板直流偏压:	+5V

接着，在该外延Si层42的表面上形成1000Å氧化层45，此后把已经在表面生成5000Å氧化层44的另一个Si基片43重叠在所述氧化层45上，在氮气氛中，在温度800℃，加热0.5小时，使2片Si基片牢固贴合在一起。再用氟硝酸醋酸(1:3:

8) 把多孔 Si 基片 41 腐蚀掉。这样 $600\mu\text{m}$ 厚的多孔 Si 层 41 用 7 分钟就腐蚀掉了。

形成了在 SiO₂ 上有结晶良好的 Si 层 42 的基片。

用扫描型偏振光分析测定法检测得到的单晶 Si 层的厚度, 结果在 5 吋晶片范围内, 单晶 Si 层的厚度最大值和最小值的差值被控制在厚度最大值的 8% 以下。而且, 用透射式电子显微镜对单晶 Si 层平面观察, 其结果表明, 过渡缺陷密度被控制在 $1 \times 10^3 / \text{cm}^2$ 以下, 在形成单晶 Si 层的过程中没有引入新的结晶缺陷, 确实保持着良好的结晶性。另外, 用 MOS C-T 法测定了单晶 Si 层的少数载流子的寿命, 其值高达 2.1×10^{-3} 秒。

实施例 28

对直径 3 吋, 厚度 $200\mu\text{m}$ 的 P 型 (100) 单晶 Si 基片, 在 50% HF 溶液中进行阳极化处理, 电流密度是 $100\text{mA}/\text{cm}^2$, 此时的多孔化速度为 $8.4\mu\text{m}/\text{分}$ 。那么, 整个 $200\mu\text{m}$ 厚的 P 型 (100) Si 基片经过 24 分钟处理, 全部多孔化了,

用液相生长法在 P 型 (100) 多孔 Si 基片 41 上生长厚 $5\mu\text{m}$ 的 Si 外延层 42。生长条件如下:

溶媒:	Si
生长温度:	900°C
生长气氛:	H ₂
生长时间:	10 分

接着在该外延层 42 的表面形成 1000\AA 的氧化层 45, 把表面上已形成 5000\AA 氧化层 44 的另一个 Si 基片 43 贴紧氧化层 45, 在 700°C 温度下加热 0.5 小时, 使两块 Si 基片牢固地贴

合在一起，然后，用氟硝酸醋酸（1：3：8）溶液把多孔Si基片41腐蚀掉，这样200 μm厚的多孔Si基片41用2分钟全部除掉了。

形成了在SiO₂上有单晶Si层的基片。

实施例29

对直径3吋，厚度200 μm的P型（100）单晶Si基片，在50%HF溶液中进行阳极化处理，电流密度为100 mA/cm²，此时的多孔化速度是8.4 μm/分。那么，200 μm厚的整个P型（100）Si基片经过24分钟处理，就全部被多孔化。

用减压CVD法在P型（100）多孔Si基片41上生长厚1 μm的Si外延层42，沉积条件如下：

源气：	SiH ₄
载气：	H ₂
温度：	850℃
压力：	1×10 ⁻² 托
生长速度：	8.3 nm/s

接着，在外延层42的表面生成1000 Å厚的氧化层45，此后贴紧表面形成有5000 Å氧化层44的另一个Si基片43，在700℃的温度下加热0.5小时，使两者牢固地贴合在一起，然后用氟硝酸醋酸（1：3：8）溶液把多孔Si基片41腐蚀掉。这样200 μm厚的多孔Si基体41用2分钟时间除掉。

形成了在SiO₂上有单晶Si层42的基片。若用SiH₂Cl₂作为源气体时，生长温度必须提高数十度，但是对多孔Si基片来说却保持了特有的加速腐蚀特性。

实施例 30

用CVD法在直径3吋厚 $200\mu\text{m}$ 的P型(100)Si基片141上生长厚 $1\mu\text{m}$ 的Si外延层142, 沉积条件如下:

反应气体流量:	SiH_3Cl_2	1000 SCCM
	H_2	230 1/min
温度:		1080°C
压力:		80 托
时间:		2分

把该基片置入50%HF溶液中进行阳极化处理, 此时, 电流密度为 $100\text{mA}/\text{cm}^2$, 多孔化速度是 $8.4\mu\text{m}/\text{分}$, 那么 $200\mu\text{m}$ 厚的整个P型(100)Si基片就多孔化了。这种阳极化处理仅仅使P型(100)Si基片141多孔化, 而Si外延层142没有发生变化。接下来, 把表面已生成 5000\AA 氧化层145的另一个Si基片144重叠在外延层142的表面上, 在氮气气氛中, 800°C 温度下加热0.5小时, 把两者牢固地贴合在一起, 然后用氟硝酸醋酸(1:3:8)溶液腐蚀掉多孔Si基片, 那么, $200\mu\text{m}$ 厚的多孔Si基体2分钟就全部腐蚀干净。

结果得到了在 SiO_2 上有 $1\mu\text{m}$ 厚单晶Si层142的基片。用透射式电子显微镜作断面观察, 其结果表明, 在Si层上没有出现新的结晶缺陷, 确实保持着良好的结晶性。

实施例 31

用CVD法在直径3吋, 厚 $200\mu\text{m}$ 的P型(100)Si基片141上生长 $0.5\mu\text{m}$ 厚的Si外延层142, 沉积条件如下:

反应气体流量:	SiH_2Cl_2	1 0 0 0 SCCM
	H_2	2 3 0 1 / 分
温度:		1 0 8 0 $^{\circ}\text{C}$
压力:		8 0 千
时间:		1 分

把该基片置入 50 % 的 HF 溶液中进行阳极化处理, 其电流密度为 $100 \text{ mA}/\text{cm}^2$, 多孔化速度为 $8.4 \mu\text{m}/\text{分}$, 那么 $200 \mu\text{m}$ 厚的整个 Si 基片, 经 24 分钟处理, 全部多孔化。这种阳极化处理中, 只有 P 型 (100) Si 基片 141 被多孔化, 而外延层 142 没发生变化。

接着, 在该外延层 142 的表面上形成 1000 \AA 氧化层 146, 此后, 把表面上已形成 5000 \AA 氧化层 145 的另一个 Si 基片贴紧在上面, 在 700°C 温度下加热 0.5 小时, 把两者牢固地贴合在一起。然后, 用氟硝酸醋酸 (1 : 3 : 8) 溶液把多孔 Si 基片腐蚀掉。那么 $200 \mu\text{m}$ 厚的多孔 Si 基片可用 2 分钟就除掉了。

形成了在 SiO_2 上具有单晶 Si 层的基片。用透射式电子显微镜观察断面, 其结果表明在 Si 层上没有引入新的结晶缺陷, 确实保持着良好的结晶性。

实施例 32

用质子离子注入法在直径 3 吋, 厚 $200 \mu\text{m}$ 的 P 型 (100) Si 基片 141 的表面形成厚 $1 \mu\text{m}$ 的 N 型 Si 层 142, H^+ 离子注入量是 5×10^{15} 离子/厘米²。把该基片置入 50 % 的 HF 中进行阳极化处理, 此时的电流密度为 $100 \text{ mA}/\text{cm}^2$, 多孔化速度是 $8.4 \mu\text{m}/\text{分}$, 那么, $200 \mu\text{m}$ 厚的 P 型 (100) Si 基片,

经24分钟处理，被整体多孔化。在这种阳极化处理中，只有P型(100)Si基片141被多孔化，而N型Si层142不发生变化。然后，在这个外延层142的表面形成1000 Å氧化层，再把表面上已形成有5000 Å氧化层145的另一个Si基片与前述氧化层146贴紧，在700℃温度下加热0.5小时，把两者牢固地贴合在一起。接着，用氟硝酸醋酸(1:3:8)溶液腐蚀掉多孔Si基片。这样，经2分钟时间，就把200 μm厚的多孔Si基片除掉了。

从而形成了在SiO₂上具有单晶Si层的基片。

用扫描型偏振光分析测定法检测得到的单晶Si层的厚度，结果在3吋晶片范围内，单晶Si层的厚度最大值和最小值的差值被控制在厚度最大值的5%以下。而且，用透射式电子显微镜对单晶Si层作平面观察，其结果表明过渡缺陷密度被控制在 $1 \times 10^3 / \text{cm}^2$ 以下，在形成单晶Si层的过程中没有引入新的结晶缺陷，确实保持着良好的结晶性。另外，用MOS C-t法测定了单晶Si层的少数载流子的寿命，其值高达 2.2×10^{-3} 秒。

实施例33

对直径3吋，厚度200 μm的P型(100)单晶Si基片，在50%HF溶液中进行阳极化处理，电流密度是100 mA/cm²，此时的多孔化速度为8.4 μm/分。那么，200 μm厚的整个P型(100)Si基片经过24分钟处理，全部多孔化了。

用MBE方法在P型(100)多孔Si基片51上低温生长0.5 μm厚Si外延层52，沉积条件如下：

温度: 700℃

压力: 1×10^{-2} 托

生长速度: 0.1 nm/s

接着,把经过光学研磨的熔融石英玻璃基片重叠在这个外延层52的表面上,在 N_2 气氛中 800°C 温度下,加热0.5小时,使两者牢固地贴合在一起。再用减压CVD法在贴合的2片基片上被覆 $0.1 \mu\text{m}$ 厚的 Si_3N_4 ,然后用反应离子刻蚀法除去多孔Si基片51上的氮化膜54。随后用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片51,用2分钟除掉了 $200 \mu\text{m}$ 厚的多孔Si基片51。除掉 Si_3N_4 之后,就形成了在石英玻璃基片53上带有 $0.5 \mu\text{m}$ 厚单晶Si层的基片。

用透射式电子显微镜观察断面,其结果表明在Si层上没有引入新的结晶缺陷,确实保持着良好的结晶性。

实施例34

对直径3吋,厚度 $200 \mu\text{m}$ 的P型(100)单晶Si基片,在50%HF溶液中进行阳极化处理,电流密度为 100 mA/cm^2 ,此时的多孔化速度是 $8.4 \mu\text{m/分}$ 。那么, $200 \mu\text{m}$ 厚的整个P型(100)Si基片经过24分钟处理,就全部被多孔化。

用等离子CVD法在P型(100)多孔Si基片51上生长 $5 \mu\text{m}$ 厚的Si外延层52,沉积条件如下:

气体: SiH_4

高频功率: 100 W

温度: 800°C

压力: 1×10^{-2} 托

生长速度: 2.5 nm/s

然后，把经过光学研磨的软化点近 500°C 的玻璃基片53重叠在外延层52上，在氮气氛中， 450°C 温度下加热0.5小时，使两者牢固地贴合在一起。用减压CVD法在贴合好的两个基片上被覆 $0.1\mu\text{m}$ 厚的 Si_3N_4 ，再用反应离子刻蚀技术仅仅把多孔Si基片51上的氮化膜54除掉。用 KOH 6M溶液腐蚀多孔Si基片，2分钟就把 $200\mu\text{m}$ 厚的多孔Si基体腐蚀掉了。除去 Si_3N_4 层之后，在低软化点玻璃基片53上形成了 $5\mu\text{m}$ 厚的单晶Si层52。

实施例35

对直径3吋， $200\mu\text{m}$ 厚的P型(100)单晶Si基片，在50%HF溶液中进行阳极化处理，电流密度为 $100\text{mA}/\text{cm}^2$ ，此时的多孔化速度是 $8.4\mu\text{m}/\text{分}$ 。那么， $200\mu\text{m}$ 厚的整个P型(100)Si基片经过24分钟处理，就全部多孔化了。

用偏置溅射法在P型(100)多孔Si基片51上生长厚 $1.0\mu\text{m}$ 的Si外延层，沉积条件如下：

RF 频率:	100MHz
高频功率:	600W
温度:	300°C
Ar 气压力:	8×10^{-3} 托
生长时间:	120分
靶面直流偏压:	-200V
基片直流偏压:	$+5\text{V}$

再把经光学研磨的软化点近 500°C 的玻璃基片53重叠在外延层52的表面上，在氮气氛下 450°C 温度加热0.5小时，使两者牢固地结合在一起，再用减压CVD法在贴合好的两块基片上被覆

0. $1\mu\text{m}$ 厚的 Si_3N_4 ，然后用反应离子刻蚀技术只是除掉多孔 Si 基片上的氮化膜，此后再用氟硝酸醋酸溶液 (1:3:8) 把多孔 Si 基片腐蚀掉。在此条件下 2 分钟即除掉了 $200\mu\text{m}$ 厚的多孔 Si 基片 51。除去 Si_3N_4 层之后，形成了在低熔点玻璃基片上带有 $1.0\mu\text{m}$ 厚单晶 Si 层 52 的基体。用阿匹松封蜡代替 Si_3N_4 层可以达到同样的效果，可以仅仅除掉多孔 Si 基片。

用扫描型偏振光分析测定法检测得到的单晶 Si 层的厚度，结果在 3 吋晶片范围内，单晶 Si 层的厚度最大值和最小值的差值被控制在厚度最大值的 5% 以下。而且，用透射式电子显微镜对单晶 Si 层的平面观察，其结果表明，过渡缺陷密度被控制在 $1 \times 10^3 / \text{cm}^2$ 以下，在形成单晶 Si 层的过程中没有引入新的结晶缺陷，确实保持着良好的结晶性。另外，用 MOS c-t 法测定了单晶 Si 层的少数载流子的寿命，其值高达 2.0×10^{-3} 秒。

实施例 36

对直径 3 吋， $200\mu\text{m}$ 厚的 P 型 (100) 单晶 Si 基片，在 50% HF 溶液中进行阳极化处理，电流密度为 $100 \text{ mA} / \text{cm}^2$ ，此时的多孔化速度是 $8.4\mu\text{m} / \text{分}$ 。那么， $200\mu\text{m}$ 厚的整个 P 型 (100) Si 基片经过 24 分钟处理，就全部多孔化了。

用液相生长法在 P 型 (100) 多孔 Si 基片 51 上生长厚 $10\mu\text{m}$ 的 Si 外延层，生长条件如下：

溶媒:	Sn
生长温度:	900°C
生长气氛:	H_2
生长时间:	20 分

把经过光学研磨的软化点近 800°C 的玻璃基片重叠在外延层52的表面上，在氮气氛中， 750°C 的温度下加热0.5小时，使两个基片牢固地贴合在一起。再用减压CVD方法在贴合好的两片基片上被覆 $0.1\mu\text{m}$ 厚的 Si_3N_4 。此后，用反应离子刻蚀法除去多孔Si基片上的氮化膜，再用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基体，这样经2分钟的时间将 $200\mu\text{m}$ 厚的多孔Si基体51腐蚀掉了。除去 Si_3N_4 层之后，形成了在玻璃基片53上带有 $10\mu\text{m}$ 厚的单晶Si层52的基体。另外，用阿匹松封蜡代替 Si_3N_4 时，也能得到同样的效果，能把多孔Si基片完全清除掉。

实施例37

对直径3吋，厚度 $200\mu\text{m}$ 的P型(100)单晶Si基片，在50%HF溶液中进行阳极化处理，电流密度是 $100\text{mA}/\text{cm}^2$ ，此时的多孔化速度为 $8.4\mu\text{m}/\text{分}$ 。那么， $200\mu\text{m}$ 厚的整个P型(100)Si基体经过24分钟处理，全部多孔化了。

用减压CVD法在P型(100)多孔Si基片51上生长 $1.0\mu\text{m}$ 厚的Si外延层52，沉积条件如下：

源气:	SiH_4	800SCCM
载气:	H_2	150 1/分
温度:	850°C	
压力:	1×10^{-2} 托	
生长速度:	$3.3\text{nm}/\text{s}$	

接着，把经过光学研磨的熔融石英玻璃基片53重叠在Si外延层52的表面，在 N_2 气氛中， 800°C 温度下加热0.5小时，使两者牢固地贴合在一起。再用减压CVD法沉积 $1\mu\text{m}$ 厚的 Si_3N_4 。

把贴合好的2片基片被覆起来，此后，用反应离子刻蚀法只是把多孔Si基片上的氮化膜除掉，再用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片51，经2分钟腐蚀处理，把200μm厚的多孔Si基片全部除掉。除去Si₃N₄层之后，形成了在石英玻璃基片53上带有1.0μm厚的单晶Si层52的基片。用SiH₂Cl₂作源气体时，虽然必须把生长温度提高数十度，但仍保持了对多孔基片特有的加速腐蚀的特性。

实施例38

用CVD方法在直径4吋，厚300μm的P型(100)Si基片151上生长厚1μm的Si外延层152，沉积条件如下：

反应气体流量：	SiH ₂ Cl ₂	1000SCCM
	H ₂	230 1/分
温度：		1080℃
压力：		80托
时间：		2分

把该基片置于50%HF溶液中进行阳极化处理，电流密度为100mA/cm²，此时多孔化速度是8.4μm/分，这样，300μm厚的整个P型(100)Si基片151经36分钟处理，全部多孔化了。在所述的阳极化处理中，只有P型(100)Si基片151被多孔化，而Si外延层152没有变化。接下来，把经过光学研磨的熔融石英玻璃基片154重叠在该外延层152的表面，在氮气氛中，800℃下加热0.5小时，把两个基片牢固地贴合在一起。再用减压CVD法，沉积0.1μm厚的Si₃N₄，来被覆贴合好的2个基片。此后，用反应离子刻蚀法只去掉多孔Si基片153

上的氮化膜155，接着用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片，经4分钟时间，把300 μ m厚的多孔Si基片153除掉，除去Si₃N₄层155之后，形成了在石英玻璃基片154上带有1 μ m厚的单晶Si层152的基片。用透射式电子显微镜观察断面，其结果表明，在Si层上没有引入新的结晶缺陷，确实保持着良好的结晶性。

实施例39

用CVD法在直径3吋，厚200 μ m的P型(100)Si基片151上，生长0.5 μ m厚Si外延层152，沉积条件如下：

反应气体流量：	SiH ₄ Cl ₂	1000SCCM
	H ₂	230 1/分
温度：		1080℃
压力：		80托
时间：		1分

把该基片置入50%的HF溶液中，进行阳极化处理，电流密度为100mA/cm²，此时的多孔化速度是8.4 μ m/分。这样，经24分钟处理，使200 μ m厚的P型(100)Si基片151整体多孔化。在阳极化处理中，只有P型(100)Si基片被多孔化，而Si外延层152并未变化。

然后，把经过光学研磨的熔融石英玻璃基片154重叠在这个外延层152的表面，在氮气氛下，800℃温度加热0.5小时，使两基片牢固地贴合在一起，再用减压CVD法在贴合的两片基片上被覆0.1 μ m厚的Si₃N₄。此后，用反应型离子刻蚀法除掉多孔Si基片153上的氮化膜155，再用氟硝酸醋酸(1:3:8)溶液

腐蚀多孔Si基片，经过2分钟处理，便把200 μm厚的多孔Si基片腐蚀掉了。除去Si₃N₄层155之后，形成了在玻璃基片154上带有0.5 μm厚单晶Si层152的基片。用透射式电子显微镜观察断面，在Si层上没有引入新的结晶缺陷，确实保持着良好的结晶性。

实施例40

用质子离子注入法在直径为4吋，厚度为300 μm的P型(100) Si基片151的表面形成1 μm厚的N型Si层152，H⁺注入量为 5×10^{15} 离子/厘米²，把这个基片置入50% HF溶液中进行阳极化处理，其电流密度为100 mA/cm²，多孔化速度为8.4 μm/分，那么，300 μm厚的整个P型(100) Si基片经过37分钟就全部多孔化了，在这种阳极化处理中，只有P型(100) Si基片被多孔化，而N型Si层152没有变化。再把经过光学研磨的熔融石英玻璃基片154重叠在N型Si层152的表面上，在氮气气氛中800℃温度下加热0.5小时，把两者牢固地贴合在一起。然后，用减压CVD法在贴合好的2片Si基片上被覆0.1 μm厚的Si₃N₄，接下来用反应离子刻蚀法只把多孔Si基片153上的氮化膜155除掉，再用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片，这样，300 μm厚的多孔Si基片151经4分钟腐蚀就被全部除掉了。除去Si₃N₄层155之后，就形成了在玻璃基片154上具有1.0 μm厚的单晶Si层152的基片。

用扫描型偏振光分析测定法检测得到的单晶Si层的厚度，结果在4吋晶片范围内，单晶Si层的厚度最大值和最小值的差值被控制

在厚度最大值的6%以下。而且，用透射式电子显微镜对单晶S₁层作平面观察结果表明过渡缺陷密度被控制在 $1 \times 10^3 / \text{cm}^2$ 以下，在形成单晶S₁层的过程中没有引入新的结晶缺陷，确实保持着良好的结晶性。另外，用MOS c-t法测定了单晶S₁层上少数的载流子的寿命，其值高达 2.2×10^{-8} 秒。

总之，依本发明，在以玻璃为代表的透光性绝缘基片上也能得到其结晶性可与单晶片相媲美的S₁结晶层，并提供生产性、一致性、可控性、经济性各方面都优越的半导体基片的形成方法。再者，按照本发明灵活运用现有的SOI装置的优点，可以提供应用范围广的半导体基片的形成方法。

实施例4 I

对直径3吋，厚度 $200 \mu\text{m}$ 的P型(100)单晶S₁基片，在50%HF溶液中进行阳极化处理，电流密度为 $100 \text{mA}/\text{cm}^2$ ，此时的多孔化速度是 $8.4 \mu\text{m}/\text{分}$ 。那么， $200 \mu\text{m}$ 厚的整个P型(100)S₁基片经过24分钟处理，就全部被多孔化。

用MBE方法，在P型(100)多孔S₁基片61上生长厚为 $0.5 \mu\text{m}$ 的S₁外延层62，沉积条件如下：

温度：	700°C
压力：	1×10^{-9} 托
生长速度：	$0.1 \text{nm}/\text{s}$

接着，把经过光学研磨的熔融石英玻璃基片63重叠在该外延层62的表面上，在氮气气氛中， 800°C 温度下加热0.5小时，把两者牢固地贴合起来。然后用氟硝酸醋酸(1:3:8)溶液腐蚀多孔S₁基片61。这样， $200 \mu\text{m}$ 厚的多孔S₁基片61经2分钟

的腐蚀就全部被除掉了。这就形成了在石英玻璃基片 62 上带有 0.5 μm 厚的单晶 Si 层 62 的基片。通过透射式电子显微镜作断面观察, 其结果表明在 Si 层上没有引入新的结晶缺陷, 确实保持着良好的结晶性。

实施例 4 2

对直径 3 吋, 200 μm 厚的 P 型 (100) 单晶 Si 基片, 在 50% HF 溶液中进行阳极化处理, 电流密度为 100 mA/cm^2 , 此时的多孔化速度是 8.4 $\mu\text{m}/\text{分}$ 。那么, 整个 200 μm 厚的 P 型 (100) Si 基片经过 24 分钟处理, 就全部多孔化了。

用等离子 CVD 方法, 在 P 型 (100) 多孔 Si 基片 61 上生长 5 μm 厚的 Si 外延层 62, 沉积条件如下:

气源:	SiH ₄
高频功率:	100 W
温度:	800 $^{\circ}\text{C}$
压力:	1×10^{-2} 托
生长速度:	2.5 nm/s

接着, 把经过光学研磨的软化点近 500 $^{\circ}\text{C}$ 的玻璃基片重叠在该外延层 62 的表面上, 在氮气氛中, 450 $^{\circ}\text{C}$ 温度下加热 0.5 小时, 使两者牢固地贴合起来, 再用 6 M 的 KOH 溶液腐蚀多孔 Si 基片 61, 这样, 经 2 分钟腐蚀, 便将 200 μm 厚的多孔 Si 基片全部除掉了, 形成了在低软化点玻璃基体 63 上具有 5 μm 厚单晶 Si 层 62 的基片。

实施例 4 3

对直径 3 吋, 厚度 200 μm 的 P 型 (100) 单晶 Si 基片,

在50% HF 溶液中进行阳极化处理, 电流密度是 $100\text{ mA}/\text{cm}^2$, 此时的多孔化速度为 $8.4\text{ }\mu\text{m}/\text{分}$ 。那么, $200\text{ }\mu\text{m}$ 厚的整个P型(100) Si 基片经过24分钟处理, 全部多孔化了,

用偏置溅射法在P型(100)多孔Si 基片61上生长 $1.0\text{ }\mu\text{m}$ 厚的Si 外延层62, 沉积条件如下:

RF 频率:	100 MHz
高频功率:	600 W
温度:	300 °C
Ar 气压力:	8×10^{-3} 托
生长时间:	120 分
靶面直流偏压:	-200 V
基片直流偏压:	+5 V

接着, 把经过光学研磨的软化点近 $500\text{ }^\circ\text{C}$ 的玻璃基片63重叠在该外延层62的表面上, 在氮气氛中, $450\text{ }^\circ\text{C}$ 的温度下, 加热0.5小时, 把两者牢固地贴合在一起。此后, 用7 M 的NaOH 溶液腐蚀多孔Si 基片。

如前所述通常在7 M NaOH 溶液中对Si 单晶的腐蚀速度为大约每分钟近 $1\text{ }\mu\text{m}$, 而多孔Si 层的腐蚀速度则可加速到该值的大约一百倍, 也就是说, $200\text{ }\mu\text{m}$ 厚的多孔Si 基片61, 经过2分钟就除掉了。这样就形成了在低熔点玻璃基片63上具有 $1.0\text{ }\mu\text{m}$ 厚的单晶Si 层的基片。

用扫描型偏振光分析测定法检测得到的单晶Si 层的厚度, 结果在3吋晶片范围内, 单晶Si 层的厚度最大值和最小值的差值被控制在厚度最大值的5%以下。而且, 用透射式电子显微镜对单晶Si 层

作平面观察，其结果表明过渡缺陷密度被控制在 $1 \times 10^3 / \text{cm}^2$ 以下，在形成单晶Si层的过程中没有引入新的结晶缺陷，确实保持着良好的结晶性。另外，用MOS c-t法测定了单晶Si层的少数载流子的寿命，其值高达 2.1×10^{-3} 秒。

实施例 4 4

对直径3吋，厚度 $200 \mu\text{m}$ 的P型(100)单晶Si基片，在50% HF溶液中进行阳化处理，电流密度为 $100 \text{mA} / \text{cm}^2$ ，此时的多孔化速度是 $8.4 \mu\text{m} / \text{分}$ 。那么， $200 \mu\text{m}$ 厚的整个P型(100)Si基片经过24分钟处理，就全部被多孔化。

用液相生长法在P型(100)多孔Si基片61上生长 $10 \mu\text{m}$ 厚的Si外延层62，生长条件如下：

溶媒:	Sn
生长温度:	900°C
生长气氛:	H_2
生长时间:	20分

接下来，把经过光学研磨的软化点近 800°C 的玻璃基片63重叠在该外延层62的表面上，在氮气氛中， 750°C 温度下加热0.5小时，把两者牢固地贴合在一起，再用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片，经2分钟腐蚀，便将 $200 \mu\text{m}$ 厚的多孔Si基片61全部除掉了，从而形成了在玻璃基片63上具有 $10 \mu\text{m}$ 厚单晶Si层62的基片。

实施例 4 5

对直径3吋，厚度 $200 \mu\text{m}$ 的P型(100)单晶Si基片，在50% HF溶液中进行阳极化处理，电流密度是 $100 \text{mA} / \text{cm}^2$ ，

此时的多孔化速度为 $8.4 \mu\text{m}/\text{分}$ 。那么, $200 \mu\text{m}$ 厚的整个P型(100) Si基片经过24分钟处理, 全部多孔化了。

用减压OVD方法在P型(100)多孔Si基片61上生长 $1.0 \mu\text{m}$ 厚的Si外延层, 沉积条件如下:

源气:	SiH_4	800 S C C M
载气:	H_2	150 1/分
温度:		850°C
压力:		1×10^{-2} 托
生长速度:		$3.3 \text{ nm}/\text{sec}$

接下来, 把经过光学研磨的熔融石英玻璃基片63重叠在该外延层62的表面上, 在氮气气氛中, 800°C 温度下, 加热0.5小时, 把两者牢固地贴合起来, 再用氟硝酸醋酸溶液腐蚀多孔Si基片61, 这样, 用2分钟便将整个 $200 \mu\text{m}$ 厚的多孔Si基片61就全部除掉了, 从而形成了在石英玻璃基片63上具有 $1.0 \mu\text{m}$ 厚单晶Si层62的基片。用 SiH_2Cl_2 作为源气体时, 虽然生长温度要提高数十度, 但是可以保持对多孔Si基片特有的快速腐蚀特性。

实施例46

用OVD法在直径4吋, 厚 $300 \mu\text{m}$ 的P型(100) Si基片161上生长 $1 \mu\text{m}$ 厚的Si外延层162, 沉积条件如下:

反应气体流量:	SiH_2Cl_2	1000 S C C M
	H_2	230 1/分
温度:		1080°C
压力:		80 托
时间:		2分

把该基片置入50%的HF溶液中进行阳极化处理,此时的电流密度为 $100\text{ mA}/\text{cm}^2$,多孔化速度是 $8.4\text{ }\mu\text{m}/\text{分}$ 。这样, $300\text{ }\mu\text{m}$ 厚的整块P型(100)Si基片161用37分钟全部多孔化了。在这样的阳极化处理中,只有P型(100)Si基片161被多孔化了,而Si外延层162并没发生变化。接着,把经过光学研磨的熔融石英玻璃基片164重叠在这个Si外延层的表面上,在氮气氛中, $800\text{ }^\circ\text{C}$ 温度下,加热0.5小时,使两者牢固地贴合在一起,再用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片163,在这样的条件下, $300\text{ }\mu\text{m}$ 厚的多孔Si基片经过4分钟腐蚀,便全部被除掉了。从而形成了在石英玻璃基片164上具有 $1\text{ }\mu\text{m}$ 厚单晶Si层162的基片。

用扫描型偏振光分析测定法检测得到的单晶Si层的厚度,结果在4吋晶片范围内,单晶Si层的厚度最大值和最小值的差值被控制在厚度最大值的7%以下。而且,用透射式电子显微镜对单晶Si层的平面观察结果表明,过渡缺陷密度被控制在 $1\times 10^3/\text{cm}^2$ 以下,在形成单晶Si层的过程中没有引入新的结晶缺陷,确实保持着良好的结晶性。另外,用MOS c-t法测定了单晶Si层的少数载流子的寿命时间,其值高达 2.0×10^{-3} 秒。

实施例47

用OVD方法,在直径3吋,厚 $200\text{ }\mu\text{m}$ 的P型(100)Si基片161上生长 $0.5\text{ }\mu\text{m}$ 厚的Si外延层162,沉积条件如下:

反应气体流量:	$\text{SiH}_4, \text{Cl}_2$	1000 SCCM
	H_2	230 l/分
温度:		$1080\text{ }^\circ\text{C}$

压力: 80 千

时间: 1分

把这个基片置入50%的HF溶液中进行阳极化处理, 其电流密度是 $100\text{ mA}/\text{cm}^2$, 多孔化速度为 $8.4\text{ }\mu\text{m}/\text{分}$ 。这样, $200\text{ }\mu\text{m}$ 厚的P型(100)Si基片整体, 经24分钟处理就全部多孔化了。在这种阳极化处理中, 只有P型(100)Si基片161被多孔化了, 而Si外延层162没有变化。

然后, 把经过光学研磨的熔融石英玻璃基片164重叠在外延层162的表面上, 在氮气氛中, 800°C 的温度下, 加热0.5小时, 使两个基片牢固地贴合在一起。再用氟硝酸醋酸溶液腐蚀多孔Si基体163, 这样, 经2分钟腐蚀就将 $200\text{ }\mu\text{m}$ 厚的多孔Si基片全部除掉了。从而在玻璃基片上形成了 $0.5\text{ }\mu\text{m}$ 厚单晶Si层。用透射式电子显微镜作断面观察, 结果表明在Si层上没有导入新的结晶缺陷, 确实保持着良好的结晶性。

实施例48

用质子离子注入技术在直径为3吋, 厚度 $200\text{ }\mu\text{m}$ 的P型(100)Si基片161的表面上形成厚为 $1\text{ }\mu\text{m}$ 的N型Si层。 H^+ 注入量是 5×10^{15} 离子/厘米², 把该基片置入50%的HF溶液中进行阳极化处理, 其电流密度为 $100\text{ mA}/\text{cm}^2$, 多孔化速度是 $8.4\text{ }\mu\text{m}/\text{分}$, 这样, $200\text{ }\mu\text{m}$ 厚的P型(100)Si基片整体, 用24分钟就全部多孔化了。在这种阳极化处理中, 只有P型(100)Si基片161被多孔化, N型Si层上没有发生变化。然后, 把经过光学研磨的熔融石英玻璃基片164重叠在外延层162的表面, 在氮气氛中, 800°C 温度下, 加热0.5小时, 把两者牢

固地贴合起来。再用氟硝酸醋酸(1:3:8)溶液腐蚀多孔Si基片163, 这样, 经过2分钟, 便把200 μm 厚的多孔Si基片163全部腐蚀掉了。从而在玻璃基片164上形成了厚1.0 μm 的单晶Si层162。用透射式电子显微镜作断面观察, 其结果表明在Si层上没有引入新的结晶缺陷, 确实保持着良好的结晶性。

实施例49

把直径6吋, 厚度600 μm 的P型(100)单晶Si基片置入50%的HF溶液中进行阳极化处理, 此时电流密度为10 mA/cm², 用10分钟时间, 形成20 μm 厚的多孔Si层, 再用减压CVD法在该P型(100)多孔Si基片上生长0.5 μm 厚的Si外延层, 沉积条件如下:

气体:	SiH ₂ Cl ₂ (0.6 l/分)
	H ₂ (100 l/分)
温度:	850 °C
压力:	50 托
生长速度:	0.1 μm /分

然后, 把这个外延层的表面热氧化50 nm, 再把表面上已经有0.8 μm 厚氧化层的另一个Si基片重叠在所得到的氧化膜上, 在氮气氛中, 900 °C的温度下, 加热1.5小时, 使两者牢固地贴合在一起。

此后, 从Si基片的背面研磨掉580 μm , 露出多孔层来。

用等离子区CVD方法, 在贴合好的两个基体上被覆0.1 μm 厚的Si₃N₄, 再用反应离子刻蚀法除去多孔基片上的氮化膜。

而后, 用氟硝酸醋酸溶液有选择地腐蚀这块基片, 15分钟后,

只有单晶 Si 层不被腐蚀而留下来，而把多孔 Si 层有选择地全部腐蚀掉。

在这种腐蚀液中，非多孔的单晶 Si 的腐蚀速度非常低，即使 15 分钟之后，也不过被腐蚀掉 40 \AA ，而多孔 Si 层的腐蚀速度非常高，非多孔 Si 层的腐蚀量实际上可以忽略不计。除去 Si_3N_4 层之后，在表面有绝缘层的 Si 基片上形成了 $0.5 \mu\text{m}$ 厚的单晶硅层。

另外，被覆阿匹松封蜡或电子蜡来代替被覆 Si_3N_4 层，也能达到同样的效果，仅把多孔 Si 层全部腐蚀掉。

用扫描型偏振光分析测定法检测得到的单晶 Si 层的厚度，结果在 6 吋晶片范围内，单晶 Si 层的厚度最大值和最小值的差值被控制在厚度最大值的 10 % 以下。而且，用透射式电子显微镜对单晶 Si 层的平面观察结果表明，过渡缺陷密度被控制在 $1 \times 10^3 / \text{cm}^2$ 以下，在形成单晶 Si 层的过程中没有引入新的结晶缺陷，确实保持着良好的结晶性。另外，用 MOS c-t 法测定了单晶 Si 层的少数载流子的寿命，其值高达 2.0×10^{-3} 秒。

说明书附图

图 1A

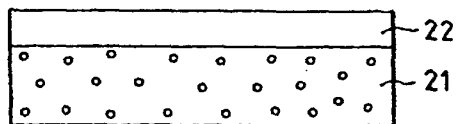


图 1B

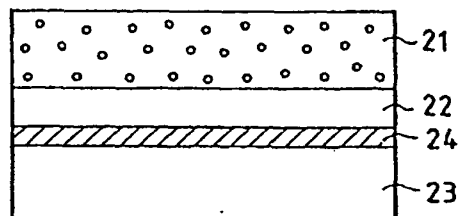


图 1C

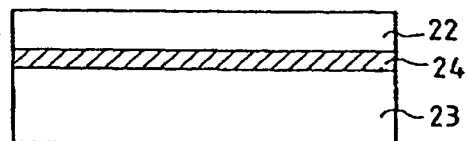


图 2A

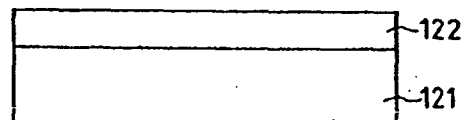


图 2B

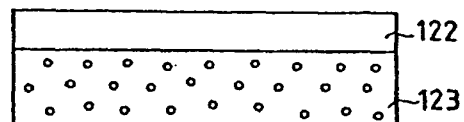


图 2C

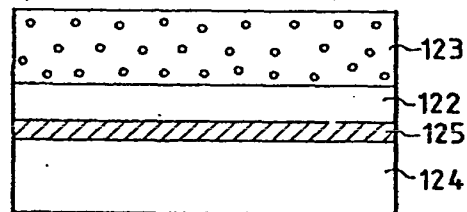


图 2D

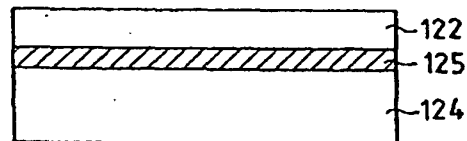


图 3A

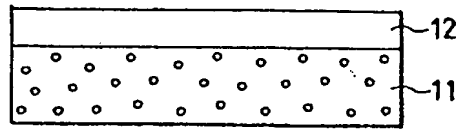


图 3B

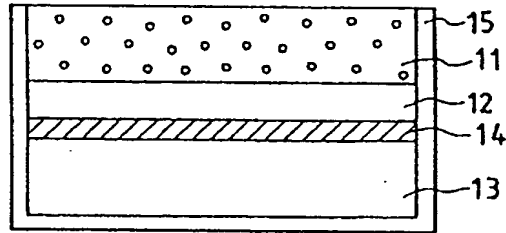


图 3C

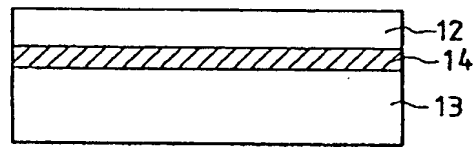


图 4A

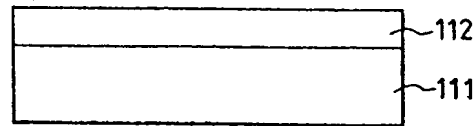


图 4B

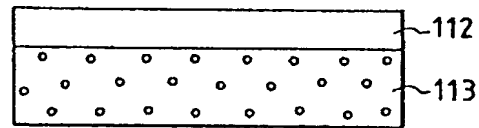


图 4C

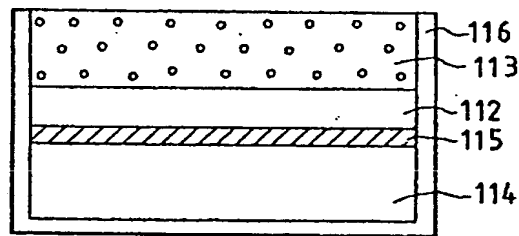


图 4D

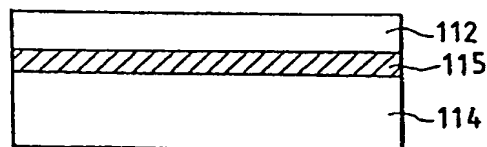


图 5A

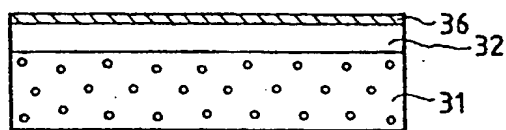


图 5B

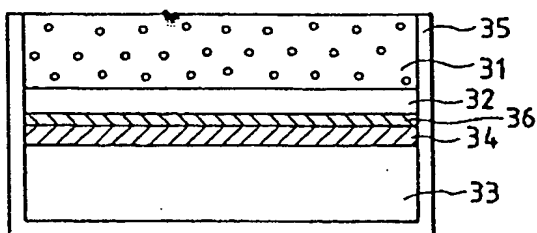


图 5C

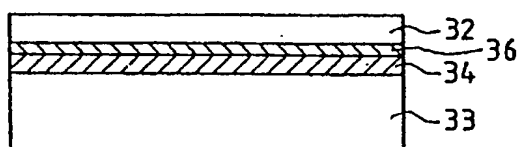


图 6A

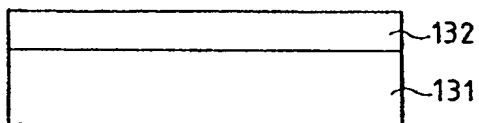


图 6B

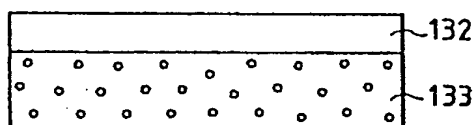


图 6C

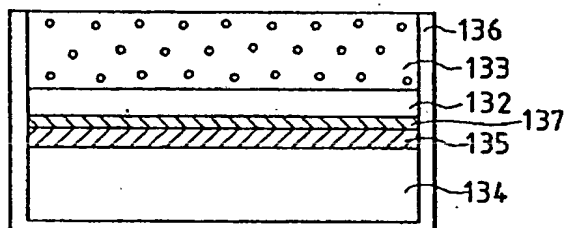


图 6D

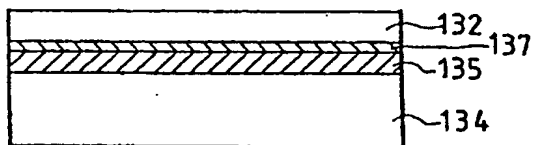


图 7A

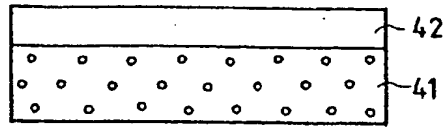


图 7B

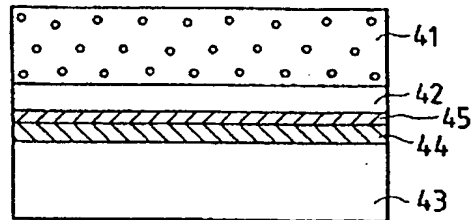


图 7C

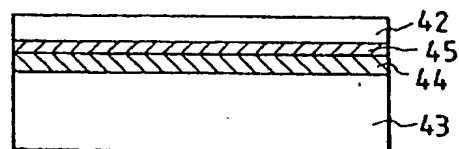


图 8A

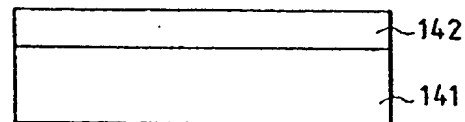


图 8B

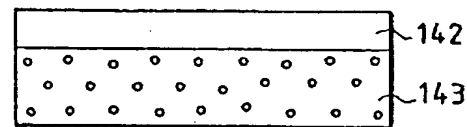


图 8C

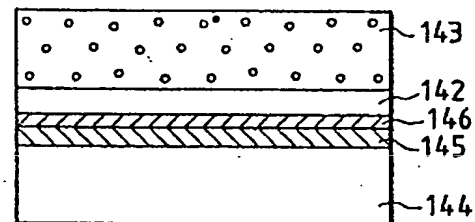


图 8D

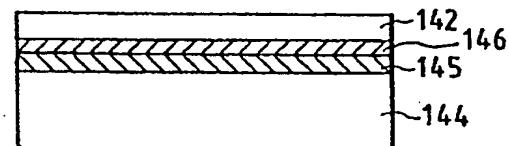


图 9A

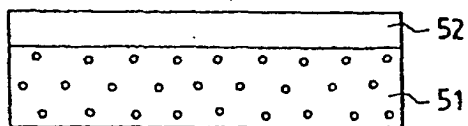


图 9B

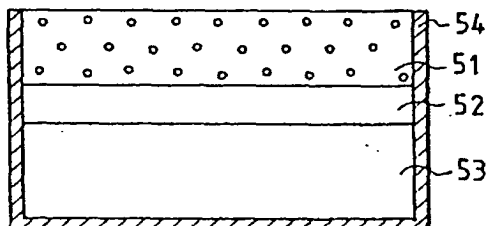


图 9C

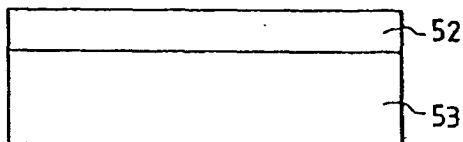


图 10A



图 10B

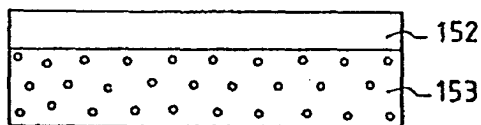


图 10C

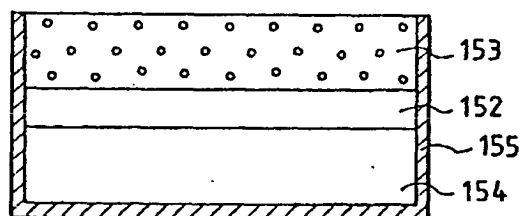


图 10D

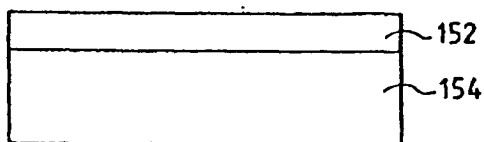


图 11A

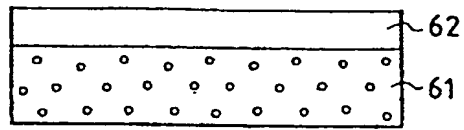


图 11B

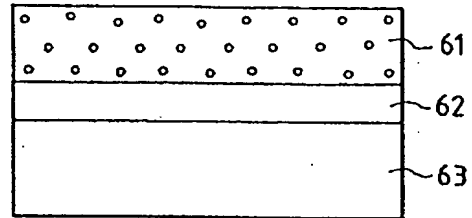


图 11C

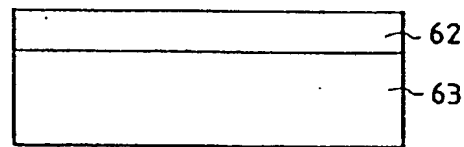


图 12A

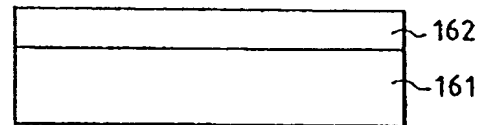


图 12B

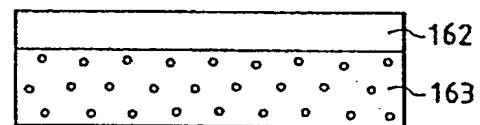


图 12C

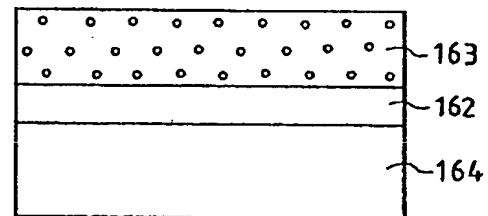


图 12D

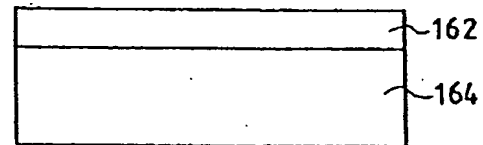


图 13A

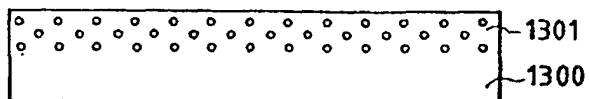


图 13B

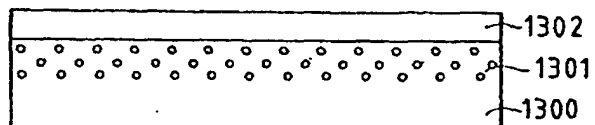


图 13C

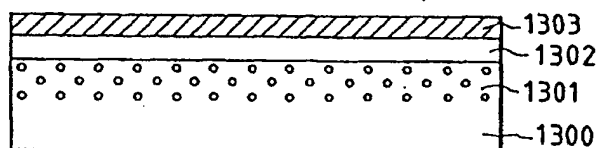


图 13D

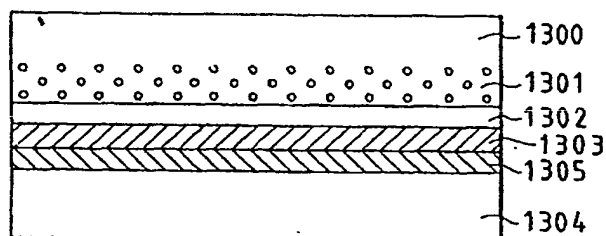


图 13E

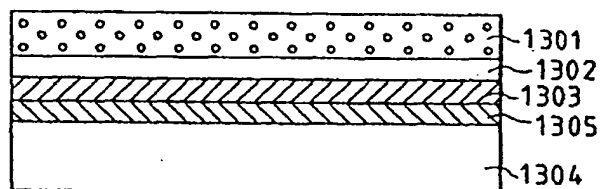


图 13F

